

Проектирование топологий гибридных и LTCC-устройств

В предыдущем номере EDA Expert мы уже коснулись вопроса проектирования LTCC-устройств. Рассмотренный в статье [1] пакет Microwave Office фирмы AWR более ориентирован на проектирование СВЧ-модулей, так как предлагает уникальный набор функций электродинамического моделирования многослойных структур. В этой статье будет рассмотрен специализированный продукт HYDE немецкой компании Durst CAD/Consulting GmbH, предназначенный для проектирования топологий гибридных и LTCC-устройств.

Юрий Потапов

potapoff@eurointech.ru

Программный пакет HYDE представляет собой специализированную систему проектирования, которая предназначена для разработки топологий гибридных и LTCC-устройств и включает все необходимые для этого инструменты: начиная с редактора принципиальных схем и топологий, модулей проектирования гибридных резисторов и верификации DRC и заканчивая средствами генерации выходных файлов для производственного оборудования. Пакет HYDE предлагает пользователям интегрированное решение, обеспечивающее эффективную работу по проектированию и анализу схем на керамических подложках. Графический интерфейс системы оптимизирован под решение сложных задач, комбинирующих электронные и механические элементы, и не требует мощных аппаратных ресурсов.

Для взаимодействия с другими системами проектирования и документооборота, в том числе и в гетерогенных сетях, пакет HYDE имеет два интерфейса обмена данными в формате ASCII: ARCHIVE и GENERATE. Данные в формате ARCHIVE полностью описывают проект (схему, топологию, механические детали), содержат информацию о логических и иерархических связях, а также информацию об использованных библиотеках. Формат GENERATE представляет собой упрощенное (плоское) описание проекта без сохранения иерархии. Описанные интерфейсы в комбинации с открытой структурой команд дают возможность интегрировать пакет HYDE в любые корпоративные системы управления производством.

Как правило, разработка любого устройства начинается с создания принципиальной схемы. Редактор принципиальных схем пакета HYDE носит название Schematic Module и включает в себя все функции, необходимые инженеру на данном этапе (рис. 1). Наиболее важные из них:

- отображение символов элементов;
- возможность назначения компонентам специальных атрибутов, содержащих дополнительную текстовую информацию (позиционное обозначение, тип, номинал и т. д.);
- генерация перечня используемых компонентов;
- генерация и объединение списков соединений;
- назначение символом компонентов топологических посадочных мест для передачи данных в редактор топологий;
- передача данных в офисные приложения для документирования через буфер обмена;
- полуавтоматическая прокладка линий связи.

Редактор схем не имеет ограничений на количество объектов различного типа в проекте (символов компонентов, линий, точек соединения, текстовых надписей). Любые данные, относящиеся к сигналам, источникам питания, выводам и элементарным классам, а также масштабная сетка могут быть изменены непосредственно в редакторе схем и отображены на экране немедленно. Каждому компоненту определен-

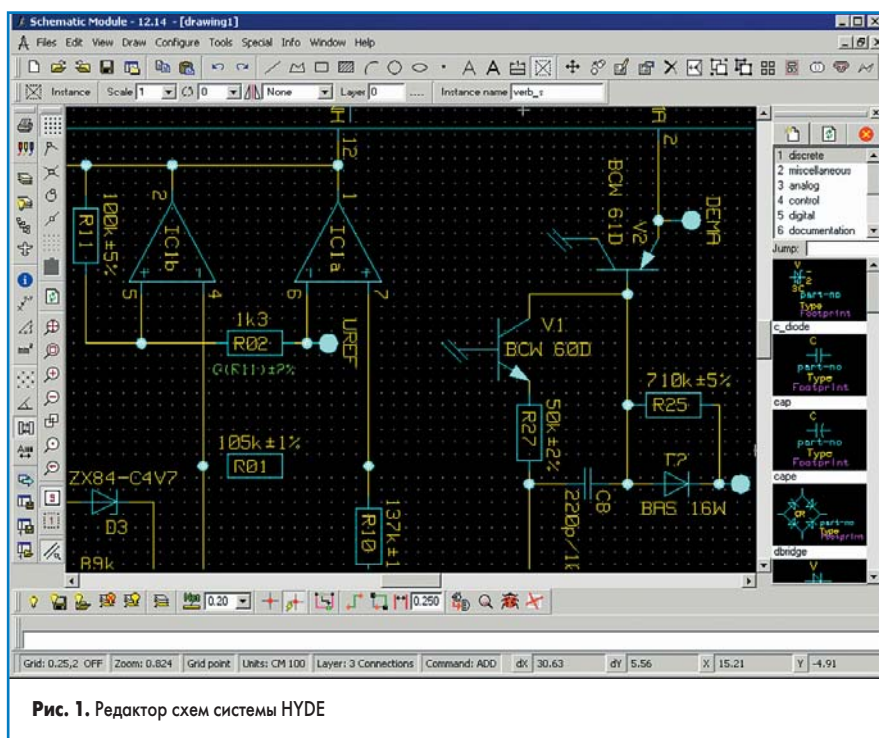


Рис. 1. Редактор схем системы HYDE

ного типа и конструктивного исполнения может быть присвоен оригинальный идентификационный номер (part number). Обновленная информация сразу попадает в списки соединений и компонентов. Любая информация относительно компонентов, цепей или логической связности проекта может быть запрошена и просмотрена в любой момент работы над проектом.

Редактор схем имеет модуль просмотра библиотек Symbol Explorer, существенно упрощающий создание проекта. Так как одновременно к редактору могут быть подключены несколько библиотек, то модуль Symbol Explorer обеспечивает удобную навигацию в них, а также просмотр не только текстовой, но и графической информации. Выбор и добавление элементов на схему осуществляется очень просто, с помощью мыши.

Библиотеки пакета могут включать как отдельные компоненты, так и их группы. В комплект библиотек, поставляемых в составе пакета HYDE, входят:

- активные компоненты: транзисторы, диоды, операционные усилители и т. д.;
- пассивные компоненты: резисторы, конденсаторы, катушки индуктивности и т. д.;
- элементарные цифровые логические элементы: NAND/NOR вентили, инвертеры, триггеры, регистры и буферы;
- основные цифровые логические устройства: дешифраторы, 4-разрядные десятичные счетчики, 8-разрядные шинные буферы и драйверы, микропроцессоры и т. д.;
- символы общего назначения: заземление, выводы питания, разъемы и т. д.

Отдельные компоненты или группы компонентов при добавлении на схему могут быть перемещены, повернуты или зеркально отображены вместе с присоединенными к ним электрическими связями. Все эти действия можно будет выполнить и после добавления компонента или группы на схему, электрические связи при этом не нарушатся. Компоненты, а также отдельные части схем могут быть скопированы из ранее созданного проекта и вставлены в разрабатываемый проект.

Редактор схем имеет функцию автоматического присвоения уникальных позиционных обозначений компонентам с возможностью нумерации их секций. Текст атрибутов на схеме всегда отражается горизонтально, что делает его легко читаемым. Назначение топологического посадочного места (фактически, корпуса компонента) может быть выполнено непосредственно в редакторе схем без использования модуля Symbol Explorer. Позднее соответствующие корпуса будут загружены в редактор топологий при загрузке списка соединений, а связи между их выводами будут отображаться «резиновыми нитями». Формат списка соединений является текстовым и относительно простым, что позволяет импортировать в редактор топологий соответствующим образом преобразованные списки соединений, полученные в других системах проектирования. Все это делает пакет HYDE легко интегрируемым в существующий на предприятии производственный цикл.

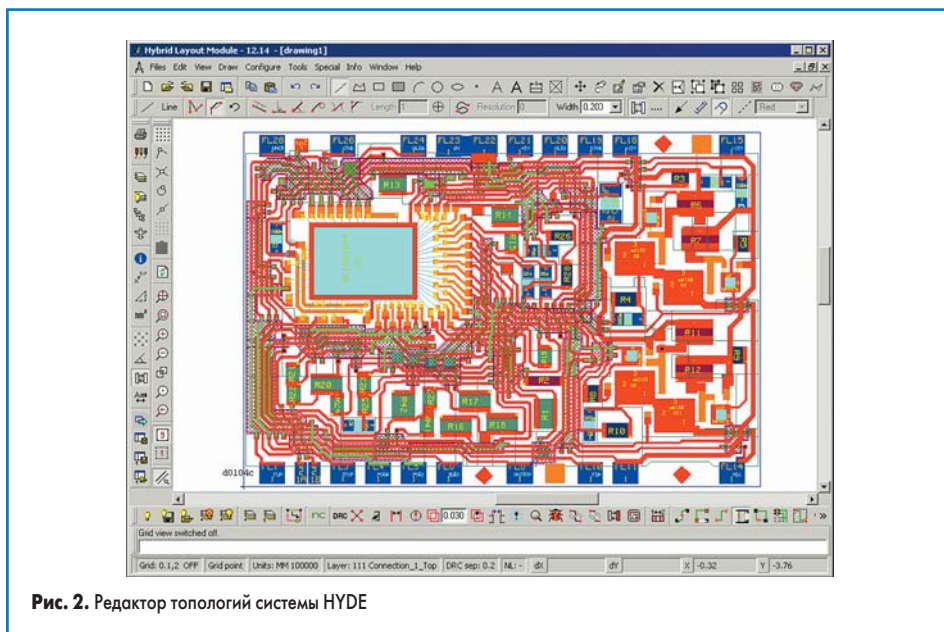


Рис. 2. Редактор топологий системы HYDE

Редактор схем обладает всеми необходимыми функциями для построения многослойных иерархических проектов и обеспечения логической связности между их составными частями. Навигация в иерархическом проекте осуществляется в отдельном окне с помощью модуля Design Explorer. Помимо навигации этот модуль предоставляет возможность поиска и редактирования символов без выхода из режима редактирования схемы.

В пакете HYDE начать проектирование топологии можно без предварительного создания принципиальной схемы. Однако загрузка полученного с помощью редактора схем списка соединений существенно упрощает проектирование и позволяет избежать многих ошибок. Кроме того, в пакет после соответствующего преобразования могут быть загружены списки соединений, полученные в системах проектирования других производителей.

Редактор топологий гибридных устройств пакета HYDE носит название Hybrid Layout Module (рис. 2) и предлагает пользователям множество полезных функций, вызываемых с помощью соответствующих команд. Выполнение повторяющихся последовательностей команд может быть упрощено с помощью встроенного макроязыка. Самый простой способ использования макросов — это автоматическая запись последовательности выполняемых операций и последующий запуск его на выполнение. Опытные пользователи пакета могут самостоятельно создавать и редактировать макросы с использованием специального языка программирования. Такой подход позволяет, например, создавать собственные параметризованные библиотечные элементы и существенно сокращать время проектирования.

Редактор топологий предлагает следующие функции:

- поддержка SMD- и MCM-устройств, а также перевернутых кристаллов;
- возможность рисования объектов с привязкой к сетке или без нее;

- автоматический расчет площади, необходимой для размещения резистора;
- расчет количества резистивной пасты;
- размещение резистора на топологии с учетом технологических площадок для подгонки номинала подрезкой;
- интерактивное редактирование уже размещенных резисторов;
- индивидуальные настройки слоев для контактных площадок резисторов, перемычек и SMD-устройств;
- расчет длин развариваемых перемычек и контроль минимальной и максимальной их длины;
- генерация списка соединений по топологии;
- сравнение внутреннего списка соединений с внешним, для синхронизации проекта — с данными из редактора схем.

Редактор топологий имеет несколько режимов отображения, обеспечивающих наилучшее понимание гибридной топологии:

- отображение проводников может быть залитым или контурным, а также с учетом реальных размеров и специально заданных зазоров относительно ближайших объектов;
- подсветка объектов на отдельных слоях (для одной стороны платы) или на группах слоев (для обеих сторон);
- отображение объектов на разных сторонах платы различными типами линий.

Размещение компонентов на топологии выполняется с помощью мыши или посредством задания координат с клавиатуры. При размещении допускается поворот элементов на заранее заданный угол. Компоненты, размещенные на гибридной топологии, могут быть перемещены или повернуты без потери электрической связности с другими компонентами и объектами топологии, логическая связь при этом будет обеспечиваться «резиновыми нитями». В любой момент работы над проектом пользователь может получить информацию об имени той или иной цепи, о размерах конкретной контактной площадки, о расстоянии для определенного объекта топологии. Любая информация относительно компонентов

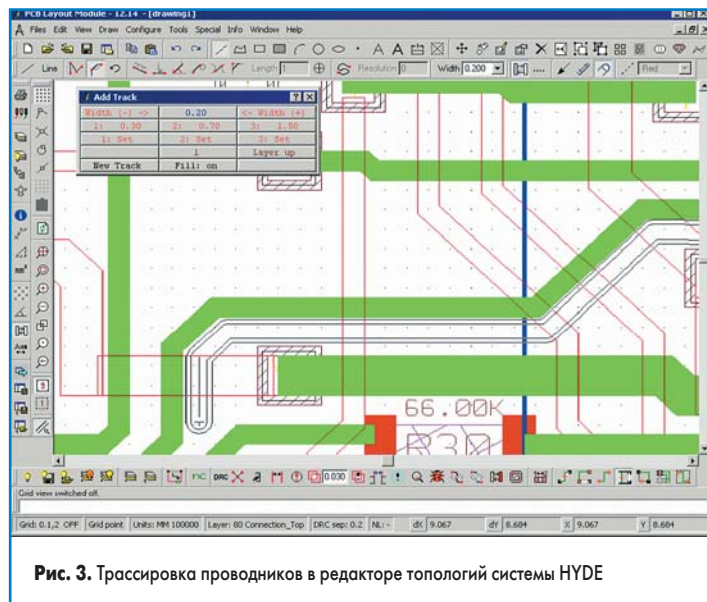


Рис. 3. Трассировка проводников в редакторе топологий системы HYDE

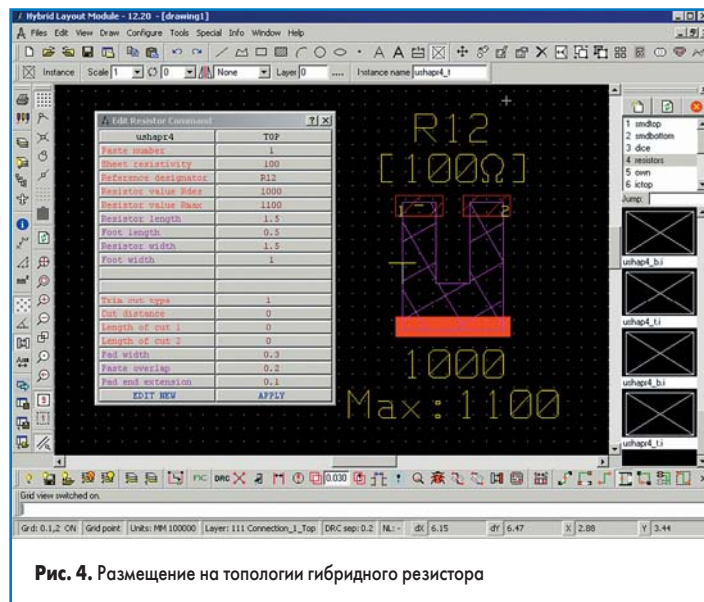


Рис. 4. Размещение на топологии гибридного резистора

(тип корпуса, назначение контактных площадок, текстовые атрибуты) может быть изменена непосредственно в редакторе топологий без изменения исходного элемента в библиотеке. Измененные компоненты могут быть сохранены в библиотеке под новым именем.

Разрабатываемые с помощью пакета HYDE двусторонние гибридные платы могут иметь до пяти слоев для размещения проводников с тремя изолирующими слоями между каждой парой, до двадцати слоев для нанесения резистивной пасты, а также ряд вспомогательных слоев. Для компонентов могут быть представлены многослойные структуры с соответствующим набором проводников на нижней и верхней поверхностях платы. Максимально возможное количество слоев в редакторе топологий — 8192. Это дает возможность не только строить симметричные структуры слоев, но и задавать произвольные стеки слоев, ориентируясь на другие технологические процессы, например LTCC.

Мощной функцией редактора топологий, а также наглядным примером использования макросов является сегментная трассировка проводника между двумя точками топологии, связанными «резиновой нитью». По мере движения курсора прокладываемый проводник отображается на экране с учетом реальных размеров и заданных зазоров до ближайших препятствий (рис. 3). Это дает возможность прокладывать проводники по кратчайшему пути и располагать их максимально плотно друг к другу. Конец проводника может быть плоским или закругленным. Переходные отверстия добавляются на топологию автоматически при смене стороны платы.

Редактор топологий имеет также автотрассировщик, называемый 2-Point-Router, который обеспечивает прокладку проводника между двумя точками топологии в автоматическом режиме. Чтобы запустить трассировку связи, достаточно щелкнуть мышью на соответствующей «резиновой нити». Желаемый путь прокладки проводника можно задавать с помощью мыши посредством определения промежуточных точек, через которые должен

проходить проводник. Предварительно заданные запрещенные для трассировки зоны будут обходить стороной. Используя все эти функции, опытный тополог сможет четко указать программе, как правильно проложить проводник, и получить качественную топологию.

Использование автотрассировщика 2-Point-Router существенно ускоряет процесс проектирования, так как пользователю больше не требуется точно позиционировать курсор для прокладки сегмента проводника. Трассировщик может работать в ортогональном, сеточном, бессеточном режимах, а также прокладывать проводники под углом 45°. Так как все цепи обрабатываются последовательно, это позволяет избежать появления «некрасивых» проводников. Все эти функции наилучшим образом подходят для толсто- и тонкопленочных схем, а также LTCC-приложений.

Редактор топологий имеет обширную библиотеку компонентов. Помимо стандартных SMD-компонентов или бескорпусных устройств (перевернутых кристаллов) в ней могут содержаться параметризованные гибридные резисторы различной формы (рис. 4). Специальный инструмент, позволяющий выбирать форму резисторов и тип резистивной пасты, дает возможность разработчику оптимальным образом использовать для формирования резистора доступное место на плате. В случае использования редактора топологий HYDE для высокочастотных приложений с помощью специальных макросов может быть запрограммировано автоматическое параметризованное создание печатных катушек индуктивности, встречно-штыревых или пластинчатых конденсаторов, распределенных СВЧ-элементов.

Библиотека SMD-компонентов содержит информацию о корпусах, использующих различную технологию пайки. Все компоненты можно разбить на следующие группы: микросхемы, бескорпусные полупроводниковые кристаллы, дискретные элементы (резисторы, диоды, конденсаторы, катушки индуктивности и т. д.), межслойные переходы, подложки, заранее определенные толстопленочные резисторы,

специальные толстопленочные резисторы, документирующие символы, тестовые точки, координатные метки, реперные символы и т. д.

Редактор позволяет оперативно заменять один компонент другим, что бывает крайне полезно, например, когда на плате требуется разместить межслойный переход другой конфигурации.

Синхронизация схемотехнической и топологической частей проекта обеспечивается механизмом прямой и обратной аннотации. Если в схему было внесено изменение, то это же изменение будет показано и в редакторе топологий. И наоборот, если на топологии выполнялась замена компонентов, то соответствующие изменения отобразятся на схеме. Для изменения или переименования частей проекта лучше всего использовать модуль Design Explorer, который работает алогично проводнику системы Windows. При выборе компонента на панели Design Explorer его изображение на экране увеличивается и подсвечивается.

Как уже упоминалось ранее, для обеспечения изоляции между пересекающимися проводниками на сигнальных слоях платы может использоваться до трех изолирующих слоев. Специальная команда Offset дает возможность выполнять эквидистантные построения, благодаря которым объекты на вышестоящем слое будут иметь меньшие размеры, чем на нижнем, а вся структура будет иметь ступенчатый вид. Эта команда также упрощает определение границ областей металлизации на слоях питания и заземления, так как позволяет обеспечить требуемое расстояние от границ подложки и расположенных на слое проводников других цепей.

В отличие от обычных EDA-систем пакет HYDE предлагает пользователям ряд функций, специально ориентированных на проектирование LTCC-схем. Редактор топологий LTCC-устройств называется LTCC-Layout Module и обеспечивает одновременную обработку 50 керамических слоев, с каждым из которых может быть сопоставлено до 100 информационных слоев, содержащих описание различных элементов схемы (проводников

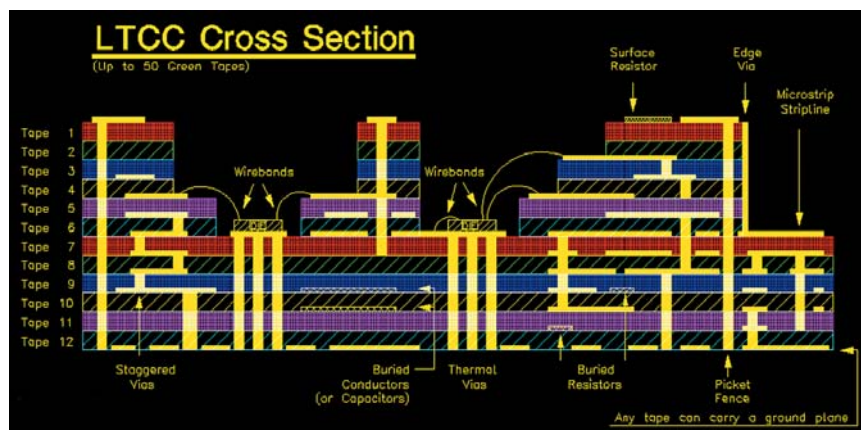


Рис. 5. Пример структуры LTCC-устройства

и резисторов из различных материалов, пустот, межслойных переходов, перемычек, точек нанесения паяльной пасты, клея и т. д.). Кроме того, для каждой наружной стороны платы могут быть определены до пяти гибридных проводящих слоев с тремя изоляционными слоями между ними. Так как LTCC-устройства очень часто применяют для СВЧ приложений, в редакторе реализовано несколько специальных функций по трассировке и отображению достаточно сложных схем.

Гибкость и открытость пакета HYDE позволяют реализовать в нем ряд специфических функций. Например, бескорпусные перевёрнутые кристаллы могут монтироваться в углублениях, образованных окнами в керамических слоях, а разварка перемычек их контактов может выполняться на разные проводящие слои. В таких случаях очень полезна функция проверки правил проектирования (DRC, Design Rule Check), которая может быть применена не только ко всей структуре, а и к каждому отдельному слою. Для выявления ошибок в сложных LTCC-схемах механизм DRC имеет ряд специализированных процедур проверки. Удобная функция копирования позволяет перемещать полигональные и объемные структуры объектов со слоя на слой и быстро и качественно проектировать устройства с бескорпусными кристаллами, а также формировать микроканалы произвольной формы для микрожидкостных приложений (химических, биологических и медицинских датчиков, а также актуаторов) непосредственно на LTCC-подложке (рис. 5).

Проектирование СВЧ в значительной степени связано с правильным взаимным размещением кристаллов активных устройств, резисторов, конденсаторов и индуктивностей, и пакет HYDE прекрасно с этим справляется. Прорисованная в HYDE топология может быть передана в любую специализированную систему СВЧ-анализа (Agilent ADS, HFSS, Ansoft Designer, AWR Microwave Office, CST Microwave Studio) через форматы DXF и GDSII и после моделирования и оптимизации снова загружена в библиотеку HYDE.

Для создания надежных СВЧ-устройств очень часто требуется реализовать в структуре экранирующие и заземляющие области металлизации. Пакет HYDE имеет функцию ав-

томатического формирования штрихованных областей металлизации практически любой произвольной формы с возможностью задания угла наклона, ширины и шага линий штриховки. Отметим, что в технологии LTCC штрихованный вид полигонов играет важную роль, так как он обеспечивает хорошую адгезию керамических слоев при спекании. Для обеспечения кратчайшего пути для токов возврата на заземляющих полигонах могут быть размещены группы переходных отверстий. Аналогичным образом создаются и экранирующие барьеры на сигнальных слоях.

Так как различные керамические материалы имеют разные параметры усадки при спекании, пакет HYDE позволяет учесть их при прорисовке топологии и оценить ее итоговый вид, чтобы обеспечить правильное размещение компонентов и наличие контакта у межслойных переходов. Для обеспечения отвода тепла от компонентов в пакете имеется инструмент ручного размещения специальных тепловых межслойных переходов.

Разработку качественной топологии гарантируют интегрированные функции проверки правил проектирования «на лету» (online DRC), которые работают по двум принципам: электрическому и геометрическому.

Геометрические правила DRC:

- проверка минимально допустимого расстояния между компонентами;
- проверка зазоров с точностью в миллионные доли от заданных пользователем единиц измерений;
- задание на плате до 255 областей со специфическими требованиями к зазорам на разных слоях;
- сохранение наборов правил проектирования для выполнения тестирования по различным критериям;
- проверка зазоров между различными цепями, цепями и краем платы, цепями и запрещенными зонами (keepout);
- проверка зазоров между компонентами, компонентами и краем платы, компонентами и запрещенными зонами (keepout). Электрические правила DRC:
- автоматическое присвоение рисуемым объектам (линиям, прямоугольникам, полигонам) имени цепи;

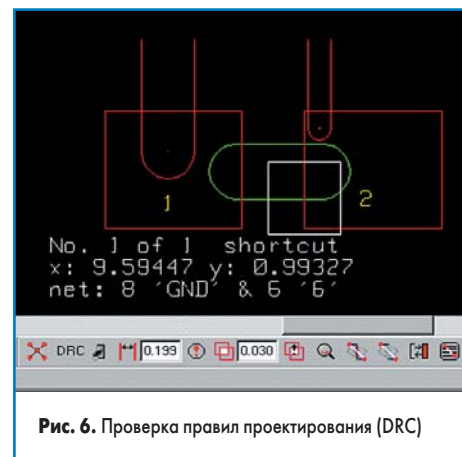


Рис. 6. Проверка правил проектирования (DRC)

- проверка в процессе рисования объектов на их замыкания с другими цепями (рис. 6);
- предотвращение замыканий цепей в процессе проектирования;
- идентификация прорисованных цепей с очень короткими соединениями;
- автоматическая проверка наличия изоляции в пересечениях проводников на гибридных схемах.

Другим способом верификации проекта является сравнение списков соединений. Пакет HYDE позволяет для законченной LTCC или гибридной топологии сформировать список соединений, который с помощью модуля Connection Lister Compare можно сравнить со списком соединений, полученным из редактора схем или любой другой системы проектирования. По итогам сравнения формируется отчет, в котором приводится подробное описание найденного рассогласования.

Специальный модуль просмотра трехмерного вида LTCC-структуры позволяет выполнять оптическую верификацию всех керамических слоев (рис. 7). Он дает возможность просматривать нижнюю и верхнюю сторону платы, а также любой ее слой, что бывает полезно в случаях сложных топологий с пустотами и размещенными в них бескорпусными компонентами. В структуре слоев при этом отображаются бескорпусные кристаллы, печатные резисторы, промоделированные СВЧ-элементы топологии, проводники, межслойные переходы, теплоотводящие переходные отверстия, экраны и многое другое.

Трехмерное изображение структуры можно повернуть на произвольный угол, чтобы обеспечить удобный просмотр отдельных элементов ее конструкции с нужного направления.

Проектирование гибридных резисторов является одним из важных элементов проектирования LTCC и гибридных печатных плат, так как обеспечение нужного номинала и допуска напрямую зависит от их размеров и требует наличия достаточного свободного места на плате.

Проектирование резисторов начинается при разработке схемы, когда задаются их номиналы и рекомендуемая геометрическая форма. Эта информация передается в специальный модуль, где выполняется расчет топологии резистора. Рассчитанные параметры, а также примерный вид резистора отображаются в ви-

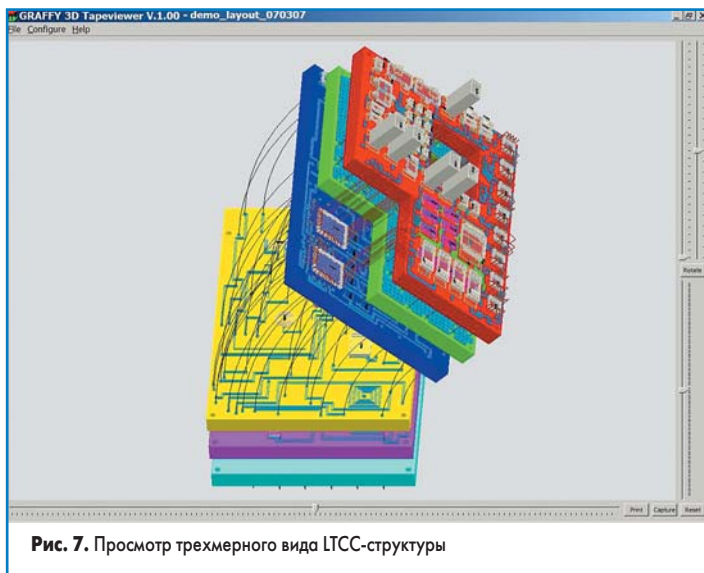


Рис. 7. Просмотр трехмерного вида LTCC-структуры

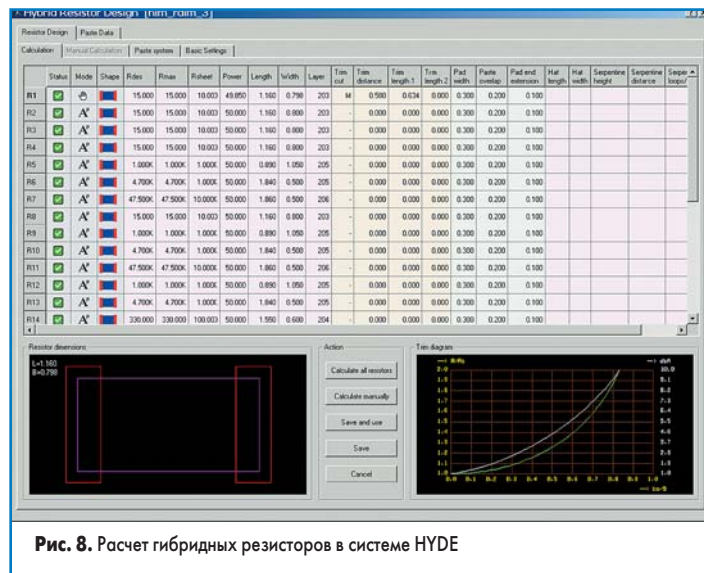


Рис. 8. Расчет гибридных резисторов в системе HYDE

де электронной таблицы. Любой параметр здесь может быть изменен, после чего следует выполнить повторный расчет одного или группы связанных резисторов.

После этого полученная конструкция резистора передается в редактор топологий, где обрабатывается аналогично посадочным местам других компонентов, например, между соединенными выводами резисторов образуются «резиновые нити» и т. д.

Печатные резисторы могут быть размещены на любом наружном слое топологии, а также на любом внутреннем слое LTCC-структуры.

Для расчета резисторов, получаемых с помощью нанесения резистивной пасты, пакету HYDE необходимы результаты изменения пасты на специальной технологической подложке, а также технологические данные пасты и используемой в проекте керамики. Все данные упорядочены в группы и могут быть вызваны через специальное командное меню. В нем описаны пасты различных производителей (Heraeus, DuPont, ESL и др.), удельное сопротивление в омах на квадрат, типы подложек (керамические, диэлектрические и др.), число обжигов, материал проводников (серебро, золото, сплав серебра и палладия и др.).

После того как все настройки меню сделаны согласно измеренным данным, информация передается в систему. Если паста определенного производителя отсутствует в списке доступных, то при наличии соответствующих измеренных данных список можно дополнить. Это дает возможность расширять функциональность пакета и в будущем адаптировать его к новым технологиям и методам обработки.

Пакет HYDE поддерживает резисторы следующей формы: прямоугольные, Т-образные, U-образные, меандровые, с одним или двумя изгибами.

Модуль проектирования резисторов в качестве исходных данных может использовать:

- номинал резистора и его допуск;
- номинал и мощность рассеяния;
- номинал и длину резистора;
- номинал и площадь резистора;
- длину и ширину резистора.

Резистор рассчитывается с учетом удельного сопротивления пасты, технологической точности и способа охлаждения и отображается вместе с подгоночным надрезом. Такой подход обеспечивает высокую точность и максимальную гибкость. На топологию резистора также влияют требования к его контактным площадкам. Поэтому окончательный проект резистора учитывает все эти данные.

Для обеспечения определенной точности номинала резистора его топология анализируется на возможность подрезки. Таким образом, технологический разброс параметров может быть компенсирован на этапе подгонки, а конечная схема получит резисторы нужных номиналов и будет функционировать должным образом. На выходе система выдает все параметры, необходимые для выполнения прецизионной подрезки резисторов. Все резисторы, полученные с помощью данного инструмента, сохраняются в библиотеке проекта и могут быть использованы в редакторе топологии HYDE (рис. 8).

Пакет HYDE имеет специальный инструмент PSRA (Polygon Shape Resistor Analysis), позволяющий выполнить расчет сопротивления резистора любой произвольной полигональной формы без жестких ограничений на местоположение контактных площадок. Это дает возможность максимально эффективно использовать всю полезную площадь подложки, что немаловажно при современных растущих требованиях к миниатюризации схем. Модуль PSRA поддерживает резисторы, изготавливаемые по толсто- и тонкопленочной технологии.

Другой инструмент — CTFR (Create Thin Film Resistor) — позволяет проектировать прецизионные тонкопленочные резисторы. В качестве начальных данных должны быть заданы требуемый номинал и допуск, удельное сопротивление в омах на квадрат, ширина проводника резистора. Далее задается некоторая область на плате, в которую должен быть вписан резистор, а также его контактные площадки. Затем программа выполняет генерацию меандровой топологии резистора с учетом технологических подстроечных переключей и шлейфов для подгонки номинала.

Современная тенденция к росту плотности упаковки электронных схем приводит к проявлению проблем, связанных с отводом тепла. Наличие в схеме устройств с большой рассеиваемой мощностью и несоответствующим отводом тепла может привести к разрушению отдельных элементов или всей схемы. Тепловое моделирование позволяет выявить подобные проблемы еще на этапе проектирования. Это означает, что возможные ошибки могут быть исправлены до того, как гибридная схема будет изготовлена, таким образом можно избежать значительных потерь на макетирование.

Пакет HYDE имеет в своем составе модуль теплового моделирования, который тесно интегрирован в систему и позволяет выявить возможные дефекты на ранних этапах проектирования и устранить их с минимальными затратами. Результаты теплового моделирования отображаются в пакете HYDE наглядно: в виде изотерм (линий одинаковой температуры), прорисованных поверх разработанной топологии. Это дает возможность быстро идентифицировать участки топологии, где температура может превысить критическую величину и разрушить гибридную схему, и интегрировать в структуру теплоотводящие элементы.

В процессе моделирования разработчик имеет возможность оценить эффективность теплоотводов различного типа и выбрать оптимальный из них по соотношению цена/эффективность. Тепловое моделирование выполняется с учетом трехмерной структуры слоев. Для каждого конкретного слоя формируется собственный набор изотерм, которые отображаются различными цветами.

Для обеспечения качественной подготовки производства гибридных и LTCC-схем пакет HYDE предлагает соответствующие САМ-средства. Одним из них является модуль Material List Generator, который позволяет формировать перечни используемых материалов как из редактора схем, так и из редакторов топологий. Данные о компонентах, полученные из проекта, могут быть объединены с информацией из внешней базы данных и сохранены

в виде специальным образом форматированного файла или распечатаны. Текст из такого файла может быть добавлен на чертеж топологии в качестве пояснительной информации. Внешняя база данных компонентов является интегрированной частью пакета. Ее структура может быть изменена согласно требованиям пользователя. Обмен данными с базой осуществляется через специальный ASCII-интерфейс.

Специальный механизм еще до изготовления схемы позволяет рассчитать необходимое количество пасты различных типов для изготовления резисторов, площадь проводников и параметры элементов изолирующих слоев. При формировании технологических заготовок (панелей) допускается использовать контрольные и реперные символы, а также добавлять служебную текстовую информацию. Допускается использование мультиплицированных структур `step&re-`

`reat`, которые соответствующим образом будут переданы в Gerber- и GDSII-форматы.

Пакет HYDE имеет механизм обработки топологий LTCC и гибридных схем, незначительно отличающихся друг от друга. Если имеется некая топология, в которой изменяются лишь отдельные элементы, то неизменяемая часть топологии может быть сохранена в библиотеке как отдельный элемент. При разработке нескольких вариантов проекта эта топология вставляется в проект как компонент, дополняется новыми элементами и сохраняется под новым именем. При необходимости в сохраненный в библиотеке участок топологии могут быть внесены изменения, в результате чего все проекты, использующие эту топологию как компонент, будут обновлены автоматически.

Если продукт HYDE предполагается использовать в составе PDM-системы, то имеется воз-

можность организовать доступ из этой системы ко всем проектным и библиотечным данным. При необходимости компания Durst может по индивидуальному проекту адаптировать пакет HYDE для интеграции практически в любую PDM-систему.

Остается добавить, что пакет HYDE предназначен для работы на компьютерах с процессорами Pentium 1 ГГц и выше под управлением операционных систем Windows 2000/XP/Vista (32/64) или Linux (Kernel 2.2.16 и выше). ■

Литература

1. Потапов Ю. В. Особенности технологии проектирования и производства LTCC-модулей // Технологии в электронной промышленности. 2008. № 3.
2. www.durst.de