

Согласование линий передачи данных на печатной плате

В этой части статьи мы обсудим, какие бывают варианты согласования высокочастотных сигналов на печатной плате. Как мы уже говорили в предыдущей статье, согласование сигналов крайне необходимо практически в любой современной цифровой схеме. И решение этой проблемы возлагается не только на разработчика схемы, но и на конструктора печатной платы. Именно от него зависит, насколько грамотно будут решены все вопросы согласования линий передачи.

Рубрику ведет
Александр Акулин

akulin@pcbtech.ru

Какова должна быть структура печатной платы? В каких слоях разводить критические сигналы, а в каких разместить планы земли и питания? Где должен стоять согласующий резистор? Как он должен быть подключен к выводу микросхемы и к опорному плану? Задача инженера-конструктора — перед началом проектирования платы получить полное описание требований к схемам согласования сигналов и качественно реализовать эти требования при проектировании печатной платы.

Вопросы, поднятые в данной статье, хорошо знакомы разработчикам-схемотехникам, но часто становятся камнем преткновения при взаимодействии с конструктором ПП и приводят к сложностям при необходимости внятно изложить подобные требования в техническом задании на разработку печатной платы. Надеемся, что наша публикация поможет снять эти барьеры.

Виды согласования линий передачи

«Классические» ВЧ-линии передачи данных (рис. 1) согласуются и на стороне источника, и на стороне приемника сигнала (нагрузки) с помощью «терминирующих» резисторов величиной Z_0 (равных по величине характеристическому сопротивлению линии). Как правило, источник и/или приемник имеет соответствующее собственное выходное/входное сопротивление. Хотя эта технология является идеальной и во многих случаях единственно допустимой, она вдвое уменьшает величину принимаемого сигнала.

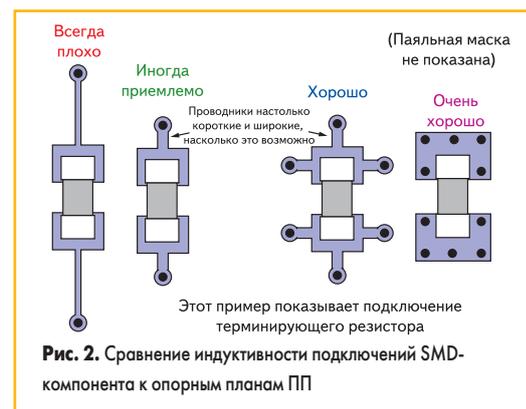
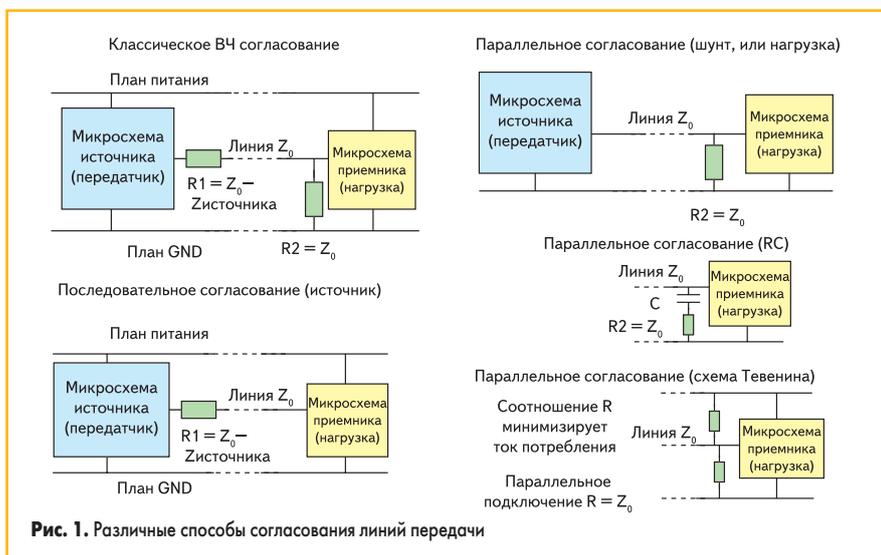
Поэтому большинство аналоговых и цифровых схемных решений использует другой вариант — низкоомный источник и высокоомный приемник сигнала, с согласованием линии только на одном конце, что позволяет сохранить исходный уровень сигнала на приемном конце.

Специалисты по СВЧ-технике часто применяют реактивные компоненты или даже длину проводника как элемент согласования, однако согласование широкополосных аналоговых и цифровых сигналов требует соответствующих резисторов, причем желательно SMD, вследствие их хороших ВЧ-свойств. Чтобы оптимально использовать терминирующие резисторы, они должны быть подсоединены к опорным планам с посредством «низкоиндуктивной» технологии так, как показано на рис. 2.

На рис. 1 представлены типовые схемы согласования линий передачи. Классическая схема согласования по-прежнему часто используется для передачи высокоскоростных сигналов, например по бэкплейнам (соединительным панелям).

Последовательное согласование

Если сигнал распространяется только по печатной плате, может быть задействована схема последовательного согласования на передающем конце линии, с выбором такого согласующего резистора, что в последовательном соединении с сопротивлением выхода получится значение, равное Z_0 линии. Преимущество этого метода — в малой потребляемой мощности, и он более всего подходит для линий с одной нагрузкой на удаленном конце. Если по длине линии имеются дополнительные нагрузки, на них может наблюдаться «ложное переключение из-за отраженной волны» и может потребоваться искусственное



замедление быстрейшего входа для предотвращения ложного срабатывания.

Параллельное согласование

Параллельное согласование (или «шунт») на дальнем конце линии используется в случае, если есть ряд устройств, подключенных на всем протяжении линии передачи, при этом они должны быть очень быстрыми, что может приводить к «случайному переключению». Согласующий резистор на рис. 1 показан подключенным к плану «земли», но для некоторых семейств микросхем логики это может быть другой опорный план питания (например, положительное питание для семейства ECL). Параллельное согласование ведет к гораздо большему потреблению, а также может чрезмерно нагружать выходы микросхем.

Альтернативные виды параллельного согласования — схема Тевенина и схема RC. Схема Тевенина использует резисторы, параллельное сопротивление которых дает Z_0 , а их значения таковы, что постоянное напряжение в средней точке примерно равно среднему напряжению в линии, чтобы снизить потребление. Схема Тевенина требует корректного выполнения развязки планов питания во всей используемой частотной области, поэтому поблизости от линии следует располагать соответствующие развязывающие конденсаторы.

Схема RC использует, как правило, терминирующий конденсатор величиной от 10 до 620 пФ и выполняет согласование только для высоких частот. Вследствие сложности с применением конденсаторов в широком частотном диапазоне, схемы RC менее эффективны, чем параллельное согласование и согласование по схеме Тевенина.

Схема «активного согласования» использует источник питания для поддержания уровня напряжения на «дополнительном» опорном плане на требуемом уровне, совпадающем со средним значением цифровых сигналов. Параллельный терминирующий резистор подключается к этому плану, который должен быть корректно развязан от заданного частотного диапазона. Электрически эквивалентная схема Тевенина, такая схема может уменьшить потребление при использовании источника опорного напряжения, работающего в классе АВ (способного как отдавать, так и потреблять ток).

Двунаправленная линия

Если линия передачи двунаправленная, оптимальным местом расположения терминирующего резистора (последовательного или параллельного) является середина линии. Поэтому такие линии должны быть по возможности выполнены как наиболее короткие, они не могут работать на максимальной скорости, на которой способны работать сами микросхемы. Вместо последовательного согласования в середине линии применяются последовательные согласующие резисторы на выходе каждого из возможных передатчиков, но это может не дать хороших результатов с точки зрения целостности сигналов, если только эти линии не очень коротки. Параллельное согласование на обоих концах может дать очень хороший эффект и обеспечивает более высокие

скорости передачи, однако передатчики должны быть способны работать на нагрузку с меньшим сопротивлением, к тому же возрастает потребление схемы в целом. Параллельное согласование (или схема Тевенина, или схема активного согласования) на обоих концах используется в последовательных или параллельных шинах данных, таких как SCSI и Ethernet.

Конфигурация «звезда»

Если несколько последовательно-согласованных линий передачи соединены в одну точку «звездой», то:

- либо используют один терминирующий резистор, выбранный так, чтобы общее сопротивление источника было равно параллельной комбинации всех линий, соединенных «звездой»;
- либо используют согласующий резистор в каждой линии.

Второе решение лучше.

Звездообразная конфигурация может быть использована и для соединения нескольких параллельно-согласованных линий. В любом случае источник должен быть в состоянии работать на параллельную комбинацию сопротивлений всех подключенных линий.

В общем случае лучше выбирать большее значение Z_0 для уменьшения сигнальных токов и снижения излучения от проводников. Многие обычные микросхемы семейств CMOS или TTL не были изначально предназначены для работы на линию передачи и не имеют ни достаточной выходной мощности, ни выходного сопротивления, идентичного для высокого и низкого уровня выходного сигнала. Такие микросхемы в принципе иногда можно использовать, подключая по схеме последовательно-согласования, а также по схемам Тевенина, RC-согласования или активного согласования в линиях с высоким импедансом, однако предсказать оптимальное значение импеданса и оптимальную схему включения для каждого вида микросхем практически невозможно.

Тем не менее, многие современные микросхемы созданы специально для работы на линию передачи, и широкий спектр доступных устройств типа LVDS и т. п. упрощает задачу формирования синхросигналов (стробов, «клоков») и работы с шинами данных, а также уменьшает сложности с ЭМС. Микросхемы драйверов (передатчиков) для шин данных могут иметь выходное сопротивление 25 Ом — это предоставляет возможность подключать «звездой» четыре отдельных линии с импедансом 100 Ом или шесть линий с импедансом 150 Ом. Некоторые типы драйверов имеют встроенный DC/DC-преобразователь, что позволяет им генерировать удвоенный уровень выходного сигнала относительно стандартного логического уровня и тем самым при подключении в классической схеме согласования обеспечить стандартный уровень сигнала на входе приемника.

Структура слоев печатной платы

В предыдущей статье мы показали, что для критических высокоскоростных сигналов важно расположение рядом с ними опорного плана. Посмотрим, как может выглядеть типовая структура печатной платы с учетом этого требования.

Четырехслойная печатная плата часто имеет следующую структуру (по слоям):

- 1) Микрополосковые линии передачи и другие критические сигналы.
- 2) Опорный план GND.
- 3) План питания.
- 4) Некритические сигналы.

Примечание: хорошей практикой для обеспечения ЭМС является повышение взаимной емкости планов «земли» и питания путем минимизации толщины диэлектрика между ними (в данном случае между слоем 2 и 3) до 0,15–0,1 мм, что существенно улучшает показатели развязки схемы по питанию. Однако это требование противоречит сложившейся сегодня традиционной схеме прессования «фольга-препрег-ядро-препрег-фольга», где толщина препрега не может превышать 0,3 мм. В таком случае при толщине платы 1,6 мм толщина ядра (расстояние между слоем 2 и 3) может быть 1,2, 1,0 или 0,8 мм, не менее. Если уменьшение расстояния между планами питания является критичным, возможно использование структуры «ядро-препрег-ядро», но для современных производств ПП данное решение становится менее технологичным и более дорогим.

Если для реализации схемы нужно больше сигнальных слоев, могут потребоваться дополнительные планы GND. Высокочастотные сигналы, проведенные в соседних слоях, должны быть разведены под углом 90° в одном слое относительно другого. Заметим, что сигналы синхронизации («клок»), высокоскоростные шины данных и другие критические сигналы не должны менять слой при разводке.

Вот один из вариантов структуры восьмислойной платы (по слоям):

- 1) План GND.
- 2) Наиболее критичные сигналы, «смещенные полосковые линии».
- 3) Наиболее критичные сигналы, «смещенные полосковые линии», разводка выполнена под углом 90° относительно слоя 2 для уменьшения перекрестных наводок.
- 4) План GND.
- 5) План питания.
- 6) Некритические сигналы.
- 7) Некритические сигналы и не критические «смещенные полосковые линии», разводка выполнена под углом 90° относительно слоя 6 для уменьшения перекрестных наводок.
- 8) План GND.

Разветвления, отводы и буферизация сигналов

Ранее мы рассматривали линии передачи так, как если бы каждая из них представляла собой отдельное соединение «точка-точка». Необходимо рассмотреть и групповые соединения, например, системы шин адреса и данных в схемах памяти, а также случаи, когда несколько плат связаны высокоскоростным соединением, например, через соединительную панель (бэкплейн или материнскую плату).

Немаловажным требованием для разводки быстродействующих параллельных шин данных является обеспечение равной длины каждого сигнала в линии с тем, чтобы время распространения всех сигналов шины и сигналов синхронизации от источника до приемника

было одинаковым. При непараллельной системе разводки сигналов по плате и получившемся в результате различии в длине трасс применяются технику выравнивания длины проводников «змейкой». В этом случае следует плавно скруглять углы «змейки», чтобы избежать возникновения наводок и паразитных излучений.

Отдельную проблему для согласования представляют разветвления или отводы от линий передачи. Отводом мы называем короткий отрезок проводника, который отходит в сторону от основной линии передачи. Например, для массивов микросхем памяти характерна техника разводки состоит в параллельной трассировке шин горизонтально в одном слое, с переходными отверстиями на другой слой и формированием вертикальных отводов для подсоединения к микросхемам массива. Для того чтобы не ухудшить свойства линии передачи, «электрическая длина» отвода (см. пояснение в предыдущей статье) не должна превышать $1/8$ длительности фронта сигнала, а лучше — быть существенно меньше этой величины. Не забывайте, что имеется в виду не паспортная, а реальная длительность фронта. Если она неизвестна, рекомендуется считать ее в 4 раза меньше, чем указанное в паспорте максимальное значение.

Длина отвода, используемая в вычислениях, должна включать также расстояние от конца проводника (то есть точки подсоединения к выводу микросхемы) до центра микросхемы. В тех случаях, когда допустимая длина отвода слишком коротка для реализации традиционной горизонтально-вертикальной системы разводки, применяют разводку «последовательной цепочкой». Разводка цепочкой в общем случае лучше для высокоскоростных сигналов, особенно если все проводники расположены в одном слое. Такая разводка означает, что каждый сигнал шины проходит от источника последовательно через каждый приемник, без отводов. Следует избегать резких изменений направления проводника, используя мягкие изгибы или пологие скосы углов. Такие «цепочечные» системы шин должны заканчиваться параллельной схемой согласования, схемой Тевенина, схемой RC или схемой активного согласования.

Если не удается избежать «электрически длинных» отводов, используют буферизацию сигналов, располагая буферные элементы в непосредственной близости от основной линии передачи. Такая техника часто находит применение в системах с материнскими платами и бэкплейнами, где ряд плат, вставляемых в разъемы на основной плате, работают от одного «клока» и на одной шине данных, как показано на рис. 3. Буферы должны быть расположены на дочерних платах очень близко к разъему, и с ростом скоростей переключения сигналов все более актуальным становится применение специальных видов разъемов, также имеющих заданное волновое сопротивление. Разумеется, если на дочерней плате есть только одна-две микросхемы, подключаемых к шине, можно обойтись без буферов, размещая эти микросхемы максимально близко к разъему.

Буферизация также является хорошим способом для снижения нагрузки в линии переда-

чи. Например, если имеется десять дочерних плат, и на каждой десять микросхем, принимающих один и тот же сигнал, общая емкость нагрузки может достигать 400 пФ. Сигнал и токи возврата имеют очень длинный и разветвленный путь распространения, что повышает вероятность возникновения проблем с ЭМС.

Буферизация сигнала на каждой плате снижает эту суммарную емкость до 40 пФ при том, что сигнал и токи возврата от десяти микросхем, расположенных на каждой плате, теперь протекают только по этой плате, тем самым улучшая целостность сигналов и уменьшая проблемы ЭМС.

Для скоростных сигналов, передаваемых по бэкплейну на дочерние платы, важно сохранять единую физическую структуру линии передачи. Так, полосковые линии на дочерних платах должны быть продолжены как полосковые линии на соединительной плате. Если на дочерней плате сигнал распространяется относительно опорного плана питания, при переходе на бэкплейн и далее на другие платы он должен продолжать распространение относительно того же плана. Заметим, что в принципе допускается смена вида линии передачи, при сохранении значения волнового сопротивления, однако это приведет к некоторой деградации в целостности сигнала.

Подключение планов «земли» и планов питания через разъемы должно осуществляться множеством контактов, идеально — по всей длине разъема. Иногда бывает целесообразно подключать к разъему выводы «земли» (возвратного тока), сигналов и планов питания в шахматном порядке, например, GND, сигнал 1, +5 В, сигнал 2, GND, сигнал 3, ... и т. д.

Изоляция высокоскоростных областей на соединительных платах

Ранее мы говорили, что высокоскоростные микросхемы должны быть расположены в середине выделенных областей на печатной плате, далеко отстоящих от края платы, от краев опорных планов питания и от разъемов. Система, показанная на рис. 3, предлагает размещать наиболее быстрые микросхемы вблизи разъемов и не учитывает вышеуказанные требования.

Использование такой системы требует выполнения высокочастотного подключения

опорных планов на соединительной плате к соответствующим планам на дочерних платах так, чтобы для наиболее высокочастотных составляющих сигнала не возникало разрыва в волновом сопротивлении. В такой ситуации могут помочь экранированные разъемы — их экраны должны состыковываться с ответными частями по окружности на 360° , а также должны быть подсоединены по всей длине разъема к опорному плану GND как на дочерней плате, так и на соединительной плате. Независимо от того, используется ли экранированный или неэкранированный разъем, для каждого сигнального провода и каждого вывода питания на разъеме должен присутствовать вывод цепи возвратного тока GND, и эти выводы должны быть расположены равномерно по всей длине разъема. Разъемы с согласованным импедансом, как правило, уже содержат вывод возвратного тока на каждый сигнальный вывод.

Важно обеспечить расположение высокоскоростных сигналов ближе к середине разъема и не допускать их прохождения близко к краю платы или соединительной платы.

Заключение

Мы рассмотрели типовые схемы согласования высокоскоростных сигналов и шин передачи данных с точки зрения конструирования печатных плат. Были обсуждены варианты трассировки шин данных, возможности буферизации сигналов. Будем рады, если приведенная информация поможет инженерам-схемотехникам во взаимодействии с инженерами-конструкторами печатных плат. Надеемся на получение отзывов от тех, кому эта статья действительно пригодилась в повседневной работе. Пожалуйста, напишите по указанному адресу, оказалась ли данная статья актуальной для вас, а также какие еще вопросы вы хотели бы обсудить в нашей рубрике, посвященной проектированию печатных плат.

Литература

1. Design Techniques for EMC & Signal Integrity, Eur Ing Keith Armstrong.

