

Печатные платы с высокой плотностью межсоединений

Многолетний опыт проектирования и изготовления печатных плат (ПП) для радио- и микроэлектронной аппаратуры заставляет вновь возвращаться к вопросам оценки сложности и точности изготовления ПП для современной электроники, имея в виду в первую очередь влияние эволюции микроэлектронной элементной базы на границе XX–XXI веков на конструктивно-технологические варианты исполнения коммутационных плат. Речь здесь будет идти, конечно же, о сфере разработок функционально сложных электронных изделий и систем, где широко используются в качестве комплектующих элементов интегральные схемы высокой и сверхвысокой степени интеграции, реализующие сложные схемотехнические функции.

Юрий Греков

komp941@zmail.ru

Геннадий Плаксин

На всех исторических этапах создания электронных приборов отмечалась прямая взаимосвязь степени интеграции полупроводниковых кристаллов (чипов), гибридных интегральных схем (ГИС, БИС, СБИС), печатных плат, сборочных узлов на платах и в конечном счете всего изделия, если следовать общей очевидной тенденции миниатюризации аппаратуры. Эта тенденция выражается в стремлении к более плотному размещению как можно большего количества компонентов на обеих сторонах печатной платы, при этом количество выводов компонентов постоянно увеличивается, а шаг их расположения уменьшается [1, 2].

Искусство оптимальной трассировки межсоединений в печатной плате заключается в том, чтобы, добиваясь максимальной плотности их размещения, стремиться сделать сигнальные связи как можно короче, особенно те цепи, которые в большой степени отвечают за скорость распространения сигналов, а значит, за быстродействие и надежность изделия. В любом случае следует минимизировать длину межсоединений, сокращая количество слоев в плате и количество межслойных переходов (металлизированных отверстий), что уменьшает паразитные связи, емкостные

и индуктивные потери и другие негативные факторы при передаче импульсных сигналов.

Здесь уместно напомнить количественные оценки степени интеграции электронных узлов, предложенные некоторыми зарубежными специалистами [3, 4].

Предлагается 3D-график, на котором представлена зависимость между конструкционной (и функциональной) сложностью компонентов, выраженной средним количеством выводов (I/O) на один компонент N_p , сложностью сборочного узла, выраженной в количестве компонентов на единице площади платы N_c 1/дюйм² (или 1/см²), и сложностью печатной платы этого узла, выраженной в общей протяженности проводников (ПП) на единице площади платы L_t дюйм/дюйм² (или см/см²).

Выделяется 3 зоны в графике, показанном на рис. 1:

- При $N_p \leq 10$ и $N_c \leq 10$ можно достичь общей протяженности печатных проводников $L_t \leq 1,5$ см/см². Это область относительно простой электроники, в которой применимы двусторонние печатные платы, например, с трассировкой двух проводников шириной 0,15 мм (при таком же зазоре) между двумя контактными площадками размером 0,65 мм в шаге 1,27 мм.
- Следующая область определена предельными значениями $N_p \leq 15$ и $N_c \leq 50$, при которых уже используются платы с общей длиной проводников $L_t \leq 7$ см/см². Для такой электронной аппаратуры (автор относит к ней узлы компьютеров, сотовые телефоны, модемы и т. п.) используются платы с количеством слоев 6 и трассировкой трех проводников шириной 100 мкм с зазором 150 мкм между площадками по 0,45 мм, расположенными в шаге 1,27 мм.
- Более плотная компоновка с использованием более сложной элементной базы требует более сложных печатных плат, которые и относятся к категории HDI (High Density Interconnections). Это сложные аппараты мобильной связи, ноутбуки, многокристальные модули, военная и космическая электроника и др.

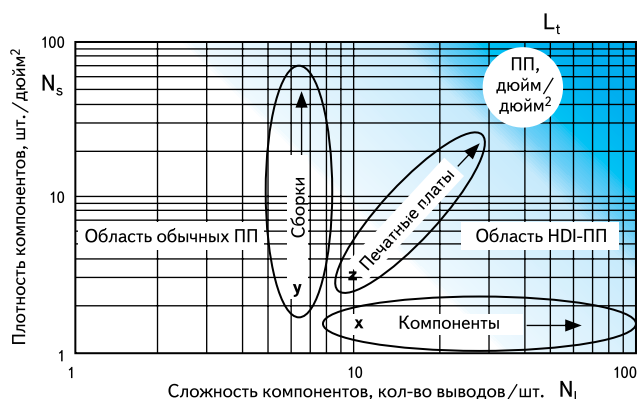


Рис. 1. Зависимость сложности печатной платы от сложности компонентов и сборочных узлов

При современном состоянии отечественного электронного приборостроения в большинстве случаев разработчикам доступны широко представленные на мировом рынке самые передовые по техническому уровню микросхемы и другие элементы микроэлектроники. Может быть, поэтому ощущается обидное отставание в производстве печатных плат, которые разработчики предпочитают заказывать за рубежом не столько из-за цены, но и по причине недостаточной технологической оснащенности отечественных производителей. Попробуем в этом разобраться.

Хорошо, когда взаимоотношения заказчика (а это обычно разработчики новых печатных плат для новых электронных приборов) и изготовителя регулируются нормативными техническими документами, которые позволяют и тем, и другим одинаково понимать, какого вида продукцию предстоит изготовить. В этом плане российская нормативная база безнадежно устарела, так как ГОСТы 23751 и 23752, определяющие требования к параметрам конструкции печатных плат и технические условия на конечную продукцию, предлагают к производству, из самых сложных плат, МПП–МСО 5-го класса точности, которые по своим параметрам только приближаются снизу ко 2-й зоне представленного на рис. 1 графика.

Проектировщики печатных плат из числа творческих и любознательных специалистов уже осваивают зарубежные стандарты, например стандарты Института печатных плат (IPC), и просят изготавливать платы выше 5-го класса с «глухими» и «скрытыми» отверстиями или другие экзотические конструкции. Интернет переполнен предложениями услуг от российских фирм по изготовлению любых современных печатных плат, но, как показывает практика, в большинстве случаев такие заказы отправляются для изготовления за рубеж, потому что собственная технология не позволяет справиться с такой сложностью, а порой своего производства просто нет.

Беда отечественных изготовителей плат, даже тех, у которых все еще сохраняются производственные мощности, в том, что при недостатке средств на модернизацию технологии эта модернизация проходит не всегда целенаправленно: заменяется изношенное оборудование, приобретается модная импортная химия и т. п., но все это делается для того, чтобы восстановить возможность изготовления прежних конструкций плат без учета планов на перспективу. А правильно сориентироваться на будущие конструкторские разработки можно, плотно работая с заказчиками и консультируясь с хорошо зарекомендовавшими себя компаниями по поставкам оборудования и технологий. К таким авторам статьи относит ООО «Остек-Сервис-Технология», с помощью которого успешно произведена реконструкция цеха печатных плат на зеленоградском заводе «Компонент». Для того чтобы даже хорошо оснащенные производители печатных плат, такие как Рязанский приборостроительный завод, ОАО «Завод «Компонент» и некоторые другие, могли действительно выполнять серийно заказы на изготовление современных

печатных плат, им, так же как и разработчикам плат и приборов, следует обратить внимание на ключевые тенденции в развитии конструкций плат с повышенной плотностью межсоединений (HDI), которые следуют за развитием (усложнением) элементной базы микроэлектроники. Их три: уменьшение диаметров металлизированных отверстий и сопутствующих им контактных площадок, уменьшение ширины проводников и зазоров и увеличение количества сигнальных слоев.

Самый эффективный путь — первый. Было установлено [3], что уменьшение диаметра контактных площадок, например от 1,4 до 0,65 мм (на 55%), увеличивает L_t вдвое, в то время как уменьшение шага трассировки проводников (проводник + зазор) с 0,45 до 0,18 мм (то есть на 60%) увеличивает L_t только на 50%. Увеличение же количества сигнальных слоев всегда удлиняет технологический цикл изготовления плат и поднимает себестоимость.

Серьезным прорывом в деле увеличения плотности межсоединений в ППП стало быстрое распространение в мире технологии под названием micro-via — технологии межслойных микропереходов, размер которых определяется как ≤ 150 мкм и которые располагаются, как правило, в 2 или 3 внешних сигнальных слоях плат выше и (или) ниже многослойного ядра ППП. Структура таких МПП обозначается как $n-[x]-n$, где n — количество слоев, связанных между собой микропереходами, а $[x]$ — ядро с количеством слоев X . Например, 2–4–2 означает, что с обеих сторон 4-слойного ядра имеется по 2 сигнальных слоя с микропереходами.

Впечатляют некоторые параметры конструкций плат micro-via, уже определенные стандартом IPC [5]. Они приведены в таблице для 4 стандартизованных категорий HDI.

Таблица. Основные параметры конструкций печатных плат HDI по зарубежным стандартам

Параметр	Категории			
	A	B	C	D
Минимальный диаметр отверстия микроперехода (microvia) до металлизации, мкм	125	100	75	35
Диаметр контактной площадки микроперехода, мкм	350	300	250	150
Минимальная ширина проводника и зазора на внешних сигнальных слоях, мкм	125	100	75	75

Рассматривая приведенную таблицу, можно понять, почему отечественному изготовителю недоступны для производства современные ППП. Большинство плат micro-via в мире делается по технологии лазерного «сверления» (laser-via), известной с 1970-х годов, но не принятой в России до сих пор из-за отсутствия и дороговизны оборудования. Догонять мир сегодня в этом направлении слишком расточительно и потому нецелесообразно. Известна также технология плазменного травления микроотверстий, но это также экзотика для нас, причем тоже дорогая, энергоемкая и экологически небезопасная. Единственно доступной для отечественной промышленности технологией получения микроотверстий остается сегодня механическое сверление, благо рынок предлагает инструмент диаметром до 100 мкм

и даже менее для прецизионных и высокопроизводительных сверлильных автоматов, которые, к тому же, могут обеспечивать нормированную с высокой точностью (\pm единицы микрон) глубину сверления. Технология знаковая, но опять же недешевая, так как количество отверстий (оно доходит до нескольких тысяч на 1 дм^2 платы) потребует для серийного производства множества таких дорогостоящих многошпиндельных автоматов.

Анализ технологической готовности российских производителей к серийному изготовлению сложных современных ППП, к сожалению, не приводит к оптимистическому выводу. Возможно, у автора этой статьи нет достаточной информации для столь неутешительного заключения, и потому хотелось бы услышать отклик тех изготовителей печатных плат, которые могли бы в своем производстве делать платы с микропереходами хотя бы по нормам категории «А» международного стандарта IPC-2315.

Наш опыт проектирования и изготовления печатных плат для аппаратуры различного функционального назначения показал, что при использовании многовыводных СБИС в корпусах с матричным расположением выводов (BGA) проектирование МПП по нормам 5-го класса ГОСТ 23751 приводит к резкому повышению слоистости при увеличении количества выводов корпусов BGA и уменьшении шага их расположения. На рис. 2 показан пример размещения на плате корпуса на 324 вывода (матрица 18×18 с шагом 0,8 мм, контактная площадка под вывод — $\varnothing 0,38$ мм) — далеко не самой сложной современной микросхемы.

Теоретически для обеспечения доступа к любому выводу BGA потребуются 5 сигнальных слоев (по два ряда монтажных контактных площадок на один слой), если в центре матрицы располагать сквозное отверстие диаметром 0,3 мм, а в шаге матрицы между монтажными площадками проводить один проводник (по нормам 5-го класса), при этом на обратной стороне в этой зоне не удастся разместить какой-либо другой многовыводной элемент. Такая мудреная топологическая задача возникла только при размещении на плате одного корпуса BGA. Можно себе представить, насколько усложнится эта задача, если количество выводов составит 1000 или более, а шаг еще уменьшится.

Другая ситуация возникает, когда появляется возможность в непосредственной близости от монтажной контактной площадки микросхемы иметь микропереход диаметром 250–300 мкм, хотя бы только в соседний сигнальный слой. Не утомляя читателя многочисленными примерами решения разнообразных топологических задач трассировки печатных схем, скажем лишь одно: анализ серии (более 90 типов) корпусов фирмы Philips с количеством выводов до 1312 и с шагом матрицы от 1,0 до 0,5 мм в структуре платы 2–2–2 с микропереходами в наружных сигнальных слоях и со слоями «земли» и питания внутри МПП показал возможность подсоединения в печатную схему всех выводов рассмотренных корпусов BGA.

Поисками конструктивно-технологических вариантов плат с микропереходами НПЦ «ПлатЭКС» совместно с ОАО «Завод «Компонент» начали заниматься в середине 1990-х годов, несильно отставая по времени от зарубежных коллег. Конструкция платы, в которой внешний слой печатной схемы был изготовлен из лакофольевой полиимидной пленки и затем присоединен методом вакуумной пайки к многослойному «ядру» [6], была первым практическим опытом реализации МПП с микропереходами: отверстия диаметром 200 мкм в контактной площадке 400 мкм и полиимидном слое толщиной 25 мкм формировались методом фотолитографии и травления (соответственно меди и полиимида). Привлекает в этой технологии групповой метод получения отверстий малого диаметра.

Именно этот путь был выбран для дальнейших разработок и на данном этапе завершился созданием промышленной технологии изготовления двухуровневых плат (ДУП) [7] со следующими основными характеристиками:

- минимальная ширина проводников — 0,07 мм;
- минимальная ширина зазоров — 0,07 мм;
- размер межуровневых микропереходов — 0,2×0,2 мм;
- максимальный размер платы — 250×300 мм.

В конструкциях ДУП применяется фотополимерный слой, который наносится в качестве диэлектрика на слои печатной схемы ядра ПП (с одной или обеих его сторон). В этом слое формируются методом фотолитографии отверстия (окна) микропереходов, а затем по отдаленному аналогу технологии «послойного наращивания» (build-up) выполняется металлизация этих отверстий и печатная схема внешних слоев МПП (второго уровня) полуаддитивным способом. Активирование «жидкой» фотополимерной композиции (АФИК) необходимо для создания технологически надежной металлизации микропереходов и поверхностного слоя внешней печатной схемы, что практически подтверждено достигнутой адгезией химически осажденной меди с поверхностью АФИК.

К достоинствам внедренной на заводе «Компонент» технологии изготовления ДУП можно отнести наличие необходимого для производства комплекта конструкторско-технологической документации: стандарта (предприятия) на проектирование ДУП, технологической инструкции на изготовление и технических условий на готовые платы. Документация согласована с представителем заказчика, по ней проводятся все необходимые для производства виды испытаний.

Можно не сомневаться в том, что распространение на отечественном рынке производителей печатных плат современных конструкций плат с повышенной плотностью межсоединений (HDI), в частности, двухуровневых плат с микропереходами — аналогов зарубежных технологий build-up и micro-via, поможет разработчикам сложной

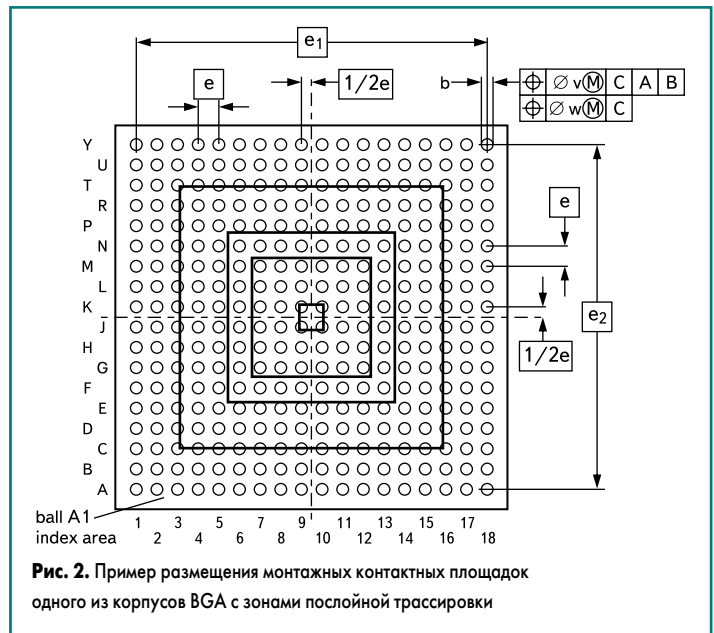


Рис. 2. Пример размещения монтажных контактных площадок одного из корпусов BGA с зонами послойной трассировки

радиоэлектронной аппаратуры, применяющим современные СБИС, скорее выйти на передовой уровень электронного приборостроения и хотя бы частично решить актуальную задачу импортозамещения.

Литература

1. Медведев А. Печатные платы. Конструкции и материалы. М.: Техносфера, 2005.
2. Charles H. Design Rules for Advanced Packaging Proceedings. ISHM, 1993.
3. Messner G. Analysis of the Density and Yield Relationships Leading Toward the Optimal Interconnection Methods. Proceedings of Printed Circuits World Conference YI. San Francisco, 1993.
4. Holden H. Segmentation of Assemblies: A Way to Predict Printed Circuit Characteristics. Proceedings of IPC T / MRC. New Orleans LA, 1994.
5. IPC-2315. Design Guidelines for HDI and Microvias.
6. Патент РФ № 2047948. Голобарь Э. Г., Плаксин Г. А., Салтыков В. В., Стукалов В. Н. Способ изготовления гибридных интегральных схем.
7. Плаксин Г., Салтыков В. Сверхплотные коммутационные печатные платы 5–6 классов точности с двухуровневой разводкой // Технологии в электронной промышленности. 2007. № 5.