Технологии межсоединений в многослойных структурах печатных плат

Увеличение функциональности электронных изделий в малых объемах (цифровые камеры, смартфоны, планшеты, видеорегистраторы и т. п.) требует дальнейшего уплотнения межсоединений. Главной составляющей решения этой проблемы являются технологии выполнения межслойных микропереходов в многослойных структурах печатных плат (interconnect via hole — IVH). Они состоят из технологии формирования микроотверстий, применительно к вариантам используемых материалов диэлектриков, методов металлизации и технологических схем процессов. По зарубежной терминологии такие категории плат называются HDI (High-Density Interconnections). В данном обзоре анализируются более широкие возможности HDI-технологий, описанных ранее в [1].

Аркадий Медведев,
профессор МАИ

Диэлектрические материалы

Материалы общего назначения, предназначенные для изготовления плат категории HDI, приведены в стандартах IPC (IPC-4101B и IPC-4104), однако некоторые из них еще не стандартизованы. К специфическим материалам применительно к HDI-технологиям относятся:

1. Фотопроявляемые жидкие диэлектрики.
2. Фотопроявляемые сухие диэлектрические пленки.
3. Полиимидная гибкая пленка.
4. Сухие пленки, отверждаемые нагреванием.
5. Отверждаемые при нагревании жидкие диэлектрики.
6. Медная фольга с наслоением смолы (Resin-coated copper, RCC).
7. Сердцевины и препреги из традиционного материала FR-4.
8. Термопластичные пластмассы.

Технологии формирования микропереходов

Сегодня используется семь различных методов формирования переходных отверстий для изготовления плат категории HDI. Наиболее заметным является лазерное сверление, но нашли свое применение и семь других методов. К ним относятся:

1. Фотопроцессы для формирования переходов в фотодиэлектриках.
2. Сверления лазером, включая UV-Yag-лазер, УФ-эксимерный лазер и CO_2-лазер.
3. Механическое сверление.
4. Сверление плазмой.
5. Трафаретная печать проводящими пастами.
6. Фотопроявление и травление твердых переходов.
7. Травление через окно в фольге.

Методы металлизации

В настоящее время существует четыре различных метода металлизации переходных отверстий для изготовления плат категории HDI:

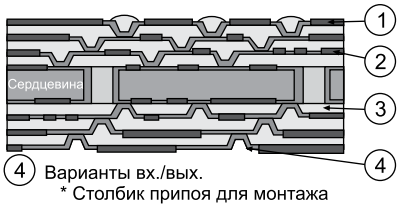
1. Полностью аддитивное химическое осаждение меди.
2. Традиционная химическая металлизация с последующим гальваническим усилением меди.
3. Проводящие пасты.
4. Изготовление твердых металлических переходов.

Схемы технологических процессов

Сейчас нет стандартного способа организации процессов формирования глухих отверстий, скорее всего, этому мешает разнообразие методов, и пока трудно отдать предпочтение какому-то из них, чтобы сделать базовой одну технологическую схему.

Технологии фотопроявления для формирования переходов

Система образования полимерной структуры использует фотодиэлектрик нового типа [2, 3]. Этот фотопроявляемый диэлектрик (photo-imageable dielectric, PID) является патентованным материалом, разработанным компанией Ibiden в Японии. Изначально он применялся для подложек интегральных схем, монтируемых методом flip-chip. Материал имеет высокое значение температуры стеклования (Tg), обладает хорошей гибкостью. Базовое основание HDI-структуры выполнено из бисмалин-триазина (BT), также обладающего стойкостью к воздействию высоких температур. Типичная HDI-структура по этой схеме и ее особенности проиллюстрированы на рис. 1.



4 Варианты вх./вых.
* Столбик припоя для монтажа перевернутых кристаллов
* Шарик из припоя для BGA

3 Материал IPN

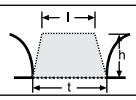
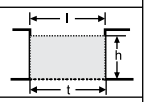
Удельное поверхностное сопротивление:
* 10^{12} Ом, L/S = 50/50 мкм
* 10^{10} Ом после +85 °C/85%RH/24 В/1000 ч

Надежность соединения переходным отверстием:
* 1000 циклов при испытаниях (–65 °C, 30 мин <=> +125 °C, 30 мин)

Диэлектрическая постоянная (ε), T_g, удлинение:
* 3,9, +200 °C, 38%

Стойкость при пайке погружением:
* 15 с при +290 °C

1 Аддитивный процесс нанесения тонких линий

	Субтрактивный	Полностью аддитивный
		
Коэффициент травления	L = I – h	L = I
Ширина линии	(100 ±30) мкм	(50 ±50) мкм
Толщина линии	(h ±6) мкм	(h ±3) мкм

2

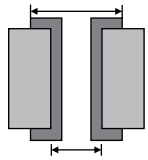
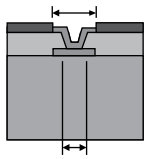
Сквозное отверстие	Фотопереход
Контактная площадка Ø500 мкм	Контактная площадка Ø200 мкм
	
Переход Ø300 мкм	Переход Ø100 мкм

Рис. 1. Многослойная HDI-структура подложки на основе фотопроявляемого диэлектрика

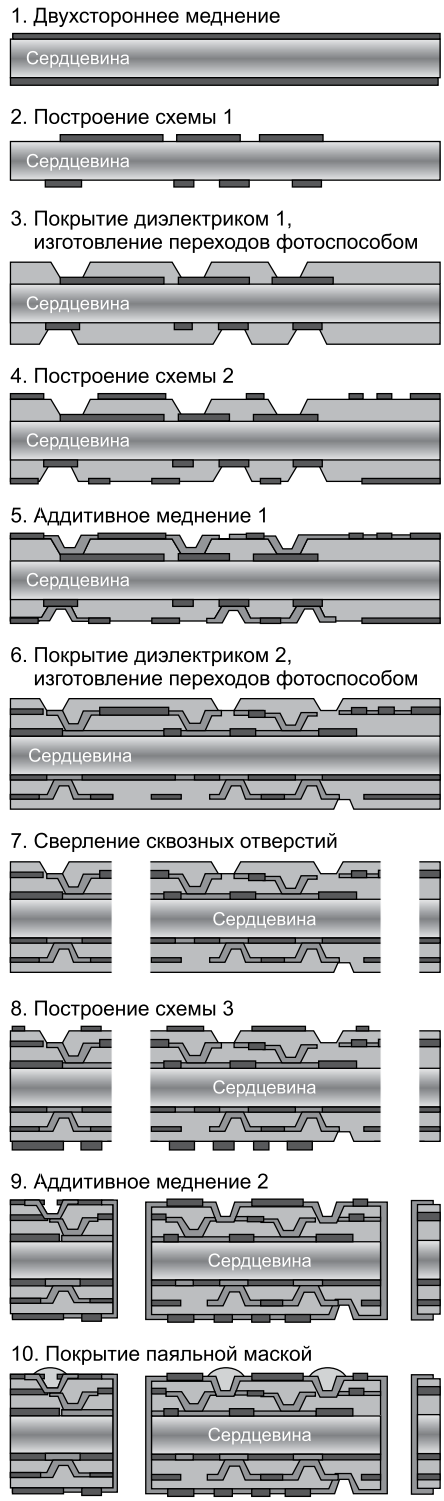


Рис. 2. Схема процесса послойного наращивания на основе использования фотопроявляемого диэлектрика

Процесс изготовления

Фотопроявляемый диэлектрик PID является жидкой системой, накатываемой на жесткое основание (обычно BT) валковым устройством. Покрытие подсушивается, и путем фотопроявления создаются микропереходы. Материал PID требует применения агрессивного разбухания и травления из-за высокотемпературной природы фотодиэлектрика. Металлизация выполняется по технологии полностью аддитивного варианта с помощью толстослойного химического меднения, которое также запатентовано компанией Ibiden.

Для формирования токопроводящего рисунка по аддитивной технологии используется обычный сухой пленочный фоторезист. Для обеспечения адгезии наращиваемых дополнительных слоев диэлектрика поверхность меди обрабатывается традиционными методами. На рис. 2 представлена схема процесса.

Послойное наращивание

Технология послойного наращивания была первой, где нашел применение фотопроявляемый диэлектрик (PID) для формирования микропереходов. Развитие этой технологии началось в конце 1980-х в компании IBM (г. Yasu, Япония), а первая продукция была представлена в 1990 году. [2]. Первые изделия с монтажом типа flip-chip (перевернутым кристаллом), прямым креплением кристалла (FC/DCA), использовавшие технологию послойного наращивания, были отгружены из Yasu в 1992 году, а в 1995-м компания IBM Endicott в Нью-Йорке отгрузила свои первые печатные платы, выполненные по той же технологии [3]. Взятый на вооружение многими японскими производителями малогабаритной электроники процесс послойного наращивания обеспечил высокую плотность межсоединений в первой цифровой видеокамере компании Sony, представленной на рис. 3. Эта восьмислойная структура межсоединений имела с каждой стороны по два слоя, наращенных на базовое четырехслойное основание. Плотность монтажа достигала 612 штырьков на квадратный дюйм благодаря шагу в 0,5 мм устанавливаемых стенка к стенке микрокорпусов размером с кристалл (CSP) [4].

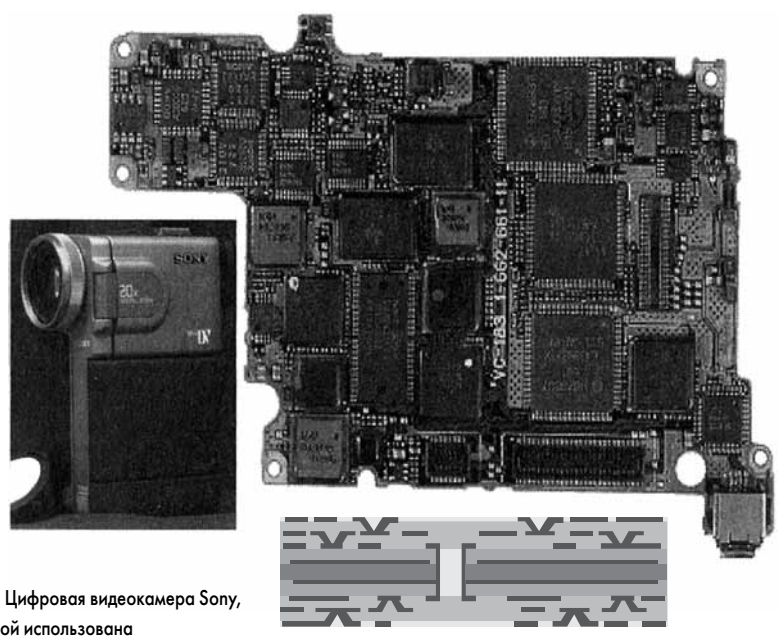


Рис. 3. Цифровая видеокамера Sony, в которой использована HDI-структура 2+4+2, обеспечившая плотность монтажа более 600 точек на квадратном дюйме

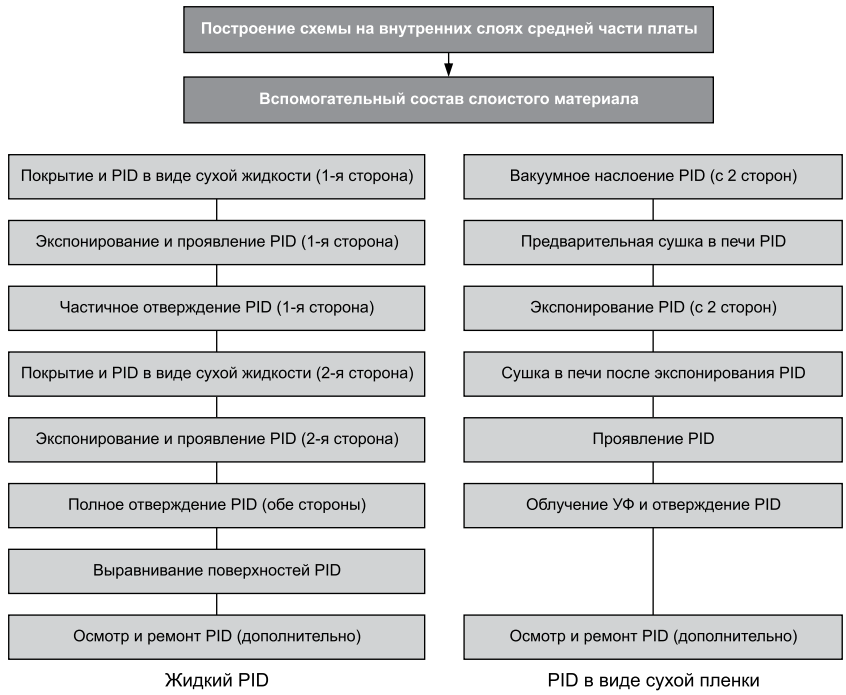


Рис. 4. Сопоставление процессов использования жидкого и пленочного PID

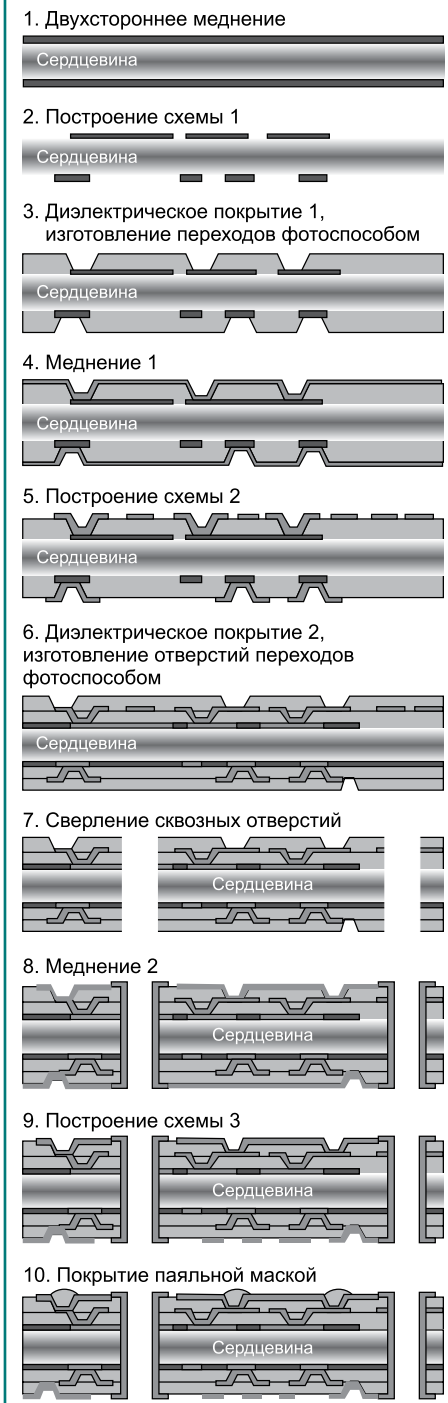


Рис. 5. Дополнительные детали процесса послойного наращивания

Технология послойного наращивания была первоначально разработана и внедрена на жидких паяльных масках из PID, наносимых поливом. В 1995 году она уже использовала PID в виде сухой пленки с практически идентичными электрическими свойствами. Вариант с сухой пленкой не нуждался в планаризации поверхности, которая требовалась при использовании жидкого PID. Применение PID дает возможность формировать все отверстия микропереходов на панели одновременно, без постепенно растущих затрат по мере увеличения числа переходов. Его применение особенно выгодно при высокой плотности микропереходов (например, больше 50 000 на заготовке размером 18×24 дюйма).

Сравнение жидкого и сухого пленочного PID

Типичная схема процесса изготовления по технологии PID, включая варианты послойного наращивания и использования многослойного сердечника, представлена на рис. 4. На этом уровне процесса технология PID одинакова как для жидкого диэлектрика, так и для диэлектрика в виде сухой пленки.

Использование жидкого PID и в виде сухой пленки дает несколько различные формы стенок перехода. Жидкий PID формирует конусные стенки перехода, тогда как PID в виде сухой пленки создает в основном вертикальные. Конусные стенки перехода обеспечивают хорошие условия для металлизации стенок перехода и его основания. Вертикальные стенки в меньшей степени удобны для металлизации [5, 6].

Применение жидкого PID требует двух неординарных типов оборудования: установки для нанесения покрытий (либо поливом, либо через щелевую головку, либо валиком или трафаретной печатью) и установки для выравнивания поверхности (планаризации). Планаризация необходима для выравнивания поверхности затвердевшего жидкого PID для последующего фотолитографического процесса формирования тонких линий. Жидкий PID обеспечивает конформное покрытие для расположенных под ним элементов схемы.

Многие современные жидкие PID обладают свойством самовыравнивания и не нуждаются в планаризации.

Для применения PID в виде сухой пленки нужно только одно уникальное оборудование — вакуумный ламинатор, широко используемый в производстве печатных плат. Затраты на его приобретение значительно ниже, чем на установки нанесения покрытий поливом. PID в виде сухой пленки обладает превосходным выравнивающим эффектом и не требует дополнительных выравнивающих технологий благодаря низкому содержанию растворителя в пленке, незначительной усадке и использованию технологии вакуумного наслаивания [7, 8].

Технологии PID первоначально были задуманы в качестве альтернативы многослойному наращиванию при изготовлении многослойных печатных плат. В технологии PID каждая поверхность слоя сигнальной разводки наслаивается на верхнюю часть предыдущих слоев последовательным образом. Основанием под всеми внешними слоями является традиционная двухсторонняя или многослойная печатная плата, содержащая слой питания, заземления и даже слои сигнальной разводки. Механически просверленные и металлизированные отверстия используются только в базовых слоях, обеспечивая соединения с обратной стороной этого основания. На целиковой HDI-плате слишком большая плотность трасс, чтобы использовать сквозные металлизированные отверстия, которые проходили бы через наращенные слои, особенно когда их два и более. На рис. 5 приведены дополнительные детали процесса изготовления многослойных печатных плат с применением технологии послойного наращивания [9, 10].

Технологии формирования переходов с помощью лазера

Процесс лазерного сверления [4–11] впервые был использован в конце 1970-х годов для создания небольших отверстий в композиционном материале типа G-10 для глухих переходов в материнских платах компьютеров компанией IBM для системы 3081 и компанией Burroughs. Семейство плат Finstrate компании Hewlett Packard, изготовленных с помощью лазерного сверления, впервые появилось в 1983-м. Компания Siemens начала выпуск плат с высверливаемыми лазером микропереходами в 1987 году.

Внутренний монтаж

Процесс HDI, разработанный в компании General Electric в 90-х годах, является наиболее интегрированным и совмещенным с технологическим процессом корпусирования интегральных микросхем. Авторы его назвали HDI multilayer substrate (в этом названии не раскрываются особенности его конструкции и технологии). В отечественной литературе этот процесс именуется внутренним монтажом, активным сторонником которого является Евгений Семенович Назаров (в частности [11]). В силу близости процессов мы дали ему отечественное имя — «внутренний монтаж».

Суть процесса в том, что сборка начинается с кристалла и на него наращивают межсоединения. В этом процессе используется не технология flip-chip или разварка проводов термокомпрессией, а ряд наращенных слоев с микропереходами и очень тонкая геометрия проводников. Очевидны преимущества изготовления многокристальных модулей и использования стандартных кристаллов. Применяемые материалы и технологии крепления доказали свою надежность и вполне подходят для военных целей. К недостаткам относится ограничение в размерах заготовок.

В [11] подробно описаны отечественные варианты технологий и конструкций внутреннего монтажа, поэтому здесь мы их повторять не будем.

Что касается разработок компании General Electric, их структура схемы HDI в основном состоит из широко используемых традиционных гибких схем или более современных гибких структур с микропереходами. Приводится перечень того, что необходимо дополнительно приобретать для этого процесса: липкую полиимидную пленку обычно толщиной 25 или 50 мкм и лазер для абляции полиимида при формировании глухих или сквозных переходов. Сквозные переходы упираются в алюминиевые контактные площадки интегральных схем. Поступая так, можно напрямую использовать кристаллы интегральных схем, предназначенных для термокомпрессионного монтажа. На рис. 6 приведена типичная структура HDI внутреннего монтажа.

Процесс изготовления начинается с приклейки всех компонентов и интегральных схем к гибкой основе полиимидной пленки и ее закрепления термообработкой. Затем сборка переворачивается, и лазер сверлит микроотверстия сквозь гибкую пленку, формируя глухие и сквозные переходы, включая отверстия, открывающие контактные площадки на кристалле интегральной схемы. Потом заготовка проходит через напыление вольфрамом для металлизации переходов и верхнего слоя. Теперь можно формировать рисунок схемы, то есть наносить металлическое покрытие, проводить фотолитографические процессы и травить рисунок для завершения схемы. Блок-схема процесса представлена на рис. 7 [9, 10].

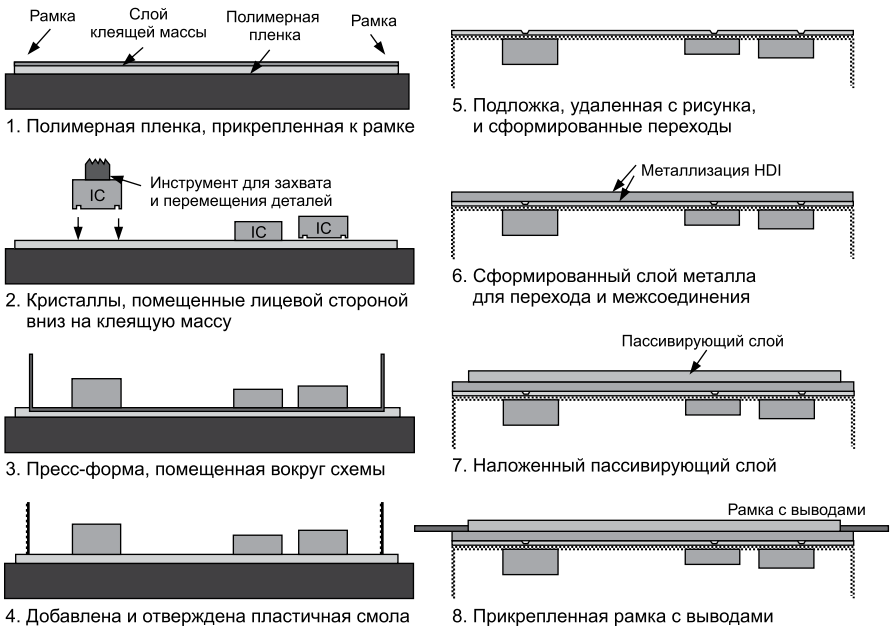


Рис. 6. Конструкция электронной ячейки, изготовленная с использованием приемов внутреннего монтажа

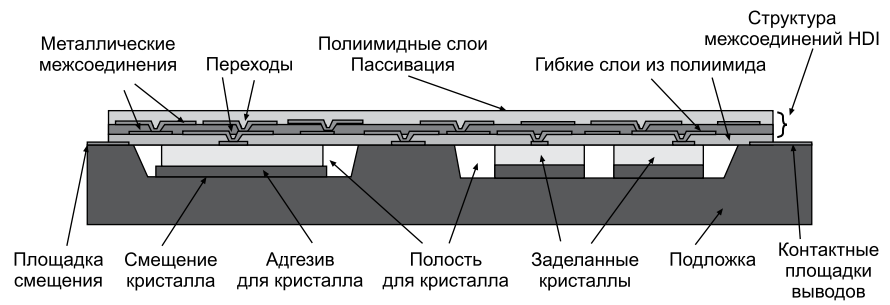


Рис. 7. Последовательность этапов изготовления многослойной подложки HDI с глухими переходами, выполненными лазером

Метод переноса

Японская компания Meiko Circuits [12, 13], а вслед за ней и корейская фирма Samsung, используют технологию, которая в отечественной практике получила название «метод переноса». Впервые ее предложил и реализовал наш соотечественник Франц Петрович Галецкий [14, 15], который дал ей название «ПАФОС». Он неоднократно выступал с ней на международных конференциях. В замечаниях редактора журнала к статье [15] выражено сожаление об игнорировании первенства наших разработок.

По этой технологии на лист нержавеющей стали наслаивается и обрабатывается фоторезист. Затем гальваническим способом в рельефе фоторезиста наращиваются проводники, размер которых определяется его разрешающей способностью. Это начальный этап замечательного процесса изготовления структур межсоединений высокой плотности. Преимущество данного процесса в том, что в формировании геометрии проводников не участвует травление и, значит, нет явлений подтравливания. Затем проводники переносятся с металлического листа на полимеризующийся диэлектрик (препрег) методом напрессовки. Причем все переходы расположены под посадочными площадками, а все проводники утоплены в диэлектрик.

На рис. 8 показана структура МПП, получаемая компанией Meiko. По технологии компании металлический лист из нержавеющей стали служит основанием для фотодиэлектрика, несмотря на то, что его сверлят лазером для формирования переходов. Получаемая в ре-

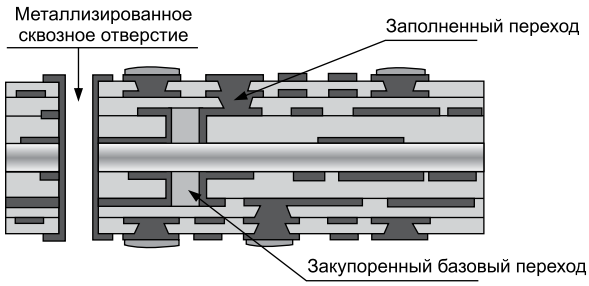


Рис. 8. Многослойная структура схемы, сформированная методом переноса

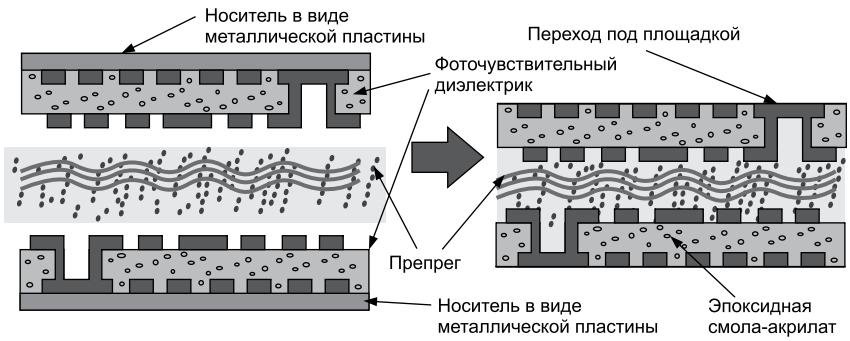


Рис. 9. Процесс изготовления многослойной структуры межсоединений, формируемой методом переноса

зультате структура аналогична другим вариантам HDI. Базовое основание этой структуры по-прежнему является жесткой платой, а наращиваемые слои относятся к категории PID. Последовательность изготовления многослойных HDI-структур показана на рис. 9.

Классическая технология HDI-структур

Технология наращивания HDI-структур была выведена на рынок компанией CMK (Япония). Эта технология формирования переходов с помощью лазера является наиболее распространенной в технологических процессах изготовления HDI-плат. На представленном на рис. 10 поперечном сечении видны заполненные утопленные микропереходы, сделанные в многослойной сердцевине, где также можно устанавливать дополнительные заполненные микропереходы. Эта структура также может быть использована в упрощенном варианте, без заполненных многоярусных микропереходов.

Процесс изготовления HDI-плат по технологии компании CMK схематично представлен на рис. 11 и является идентичным большинству используемых технологий лазерного сверления переходов при наращивании слоев схемы [16–19].

SSP-технология

Технология, получившая название SSP, разработана японской компанией Ibiden и использует стандартный материал FR-4, меднение и лазерное сверление отверстий. Дополнительно на каждую законченную одностороннюю металлизированную сердцевину накладывается тонкий слой клеящего материала. Весь процесс состоит из следующих этапов:

1. Начинают с одностороннего фольгированного материала.
2. Лазером сверлят отверстия.
3. Чистят сформированные лазером отверстия и электролизом осаждают слой меди.

Рис. 10. Типичная конструкция межсоединений в HDI-платах

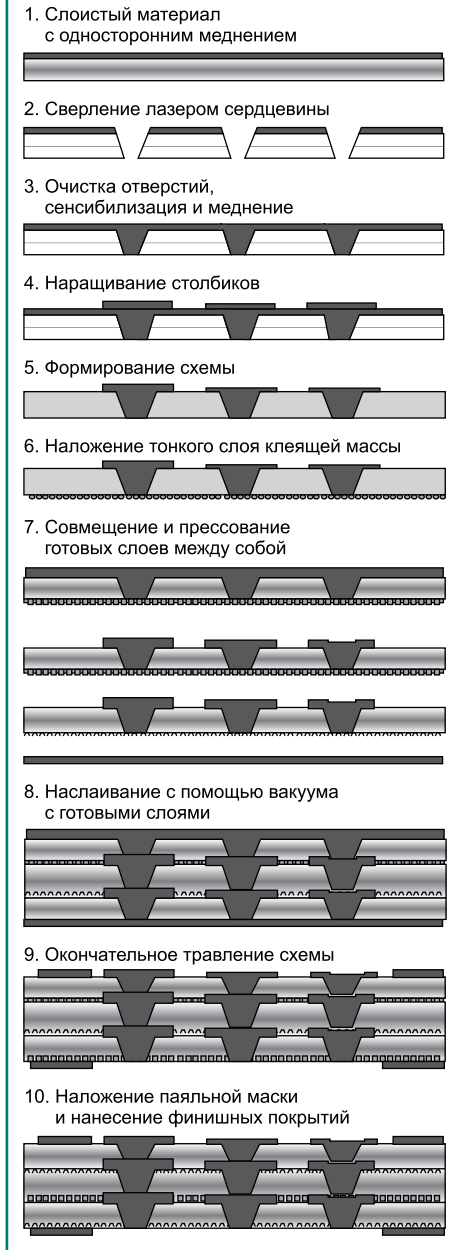


Рис. 11. Типичный процесс изготовления HDI-плат по «классической» технологии

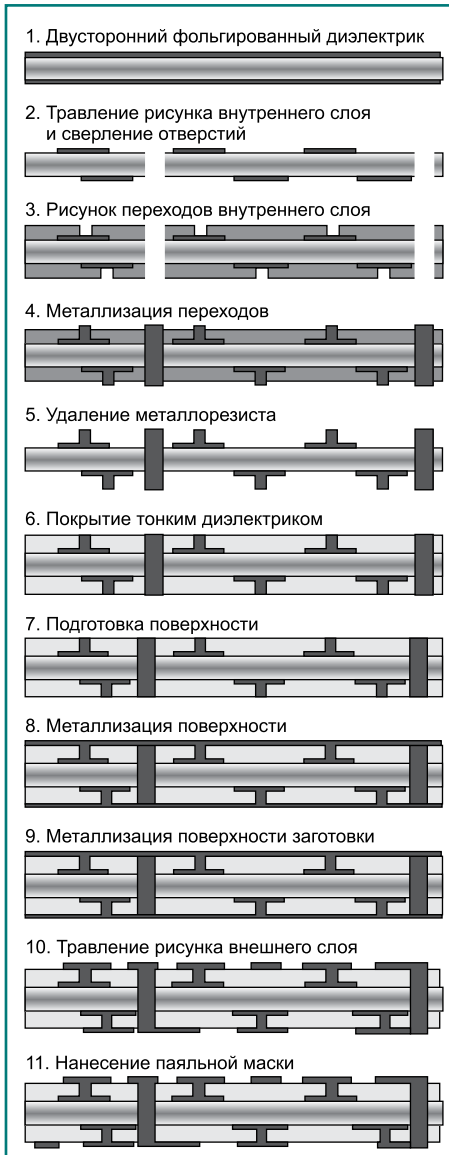


Рис. 12. Типичный процесс изготовления плат SSP

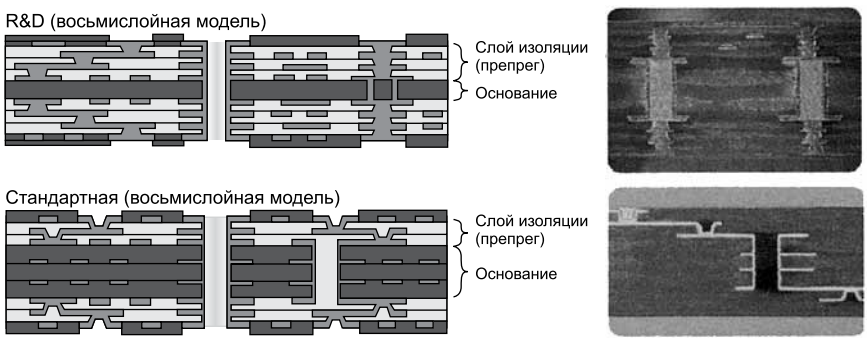


Рис. 13. Типовая схема технологии FACT-EV

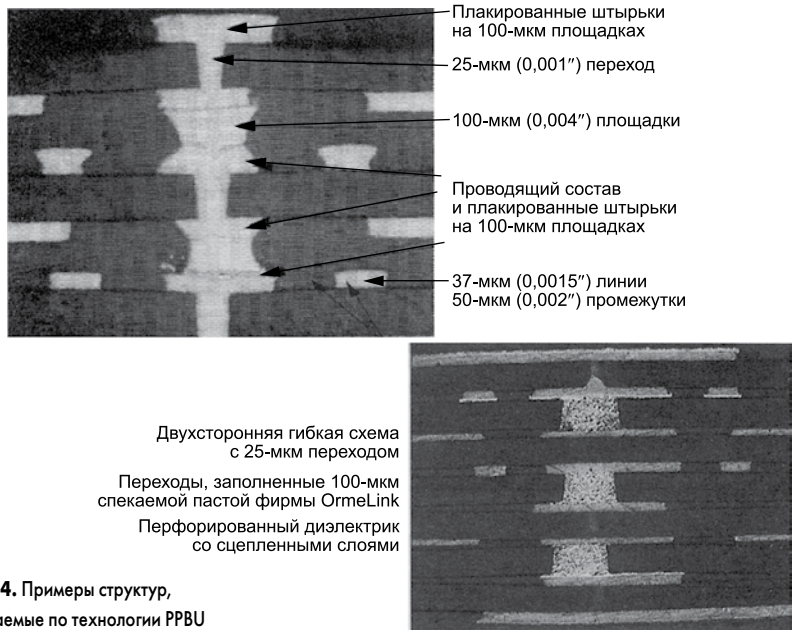


Рис. 14. Примеры структур, получаемые по технологии PPBU

4. На фольгированной стороне формируют металлические столбики.
5. На медненной стороне наносят рисунок и формируют схему.
6. На не покрытую металлом сторону наносят тонкий слой клеящего материала для соединения со следующим слоем.
   Повторение шагов 1–6 для оставшихся сердцевин многослойной платы.
7. Совмещение завершенных сердцевин с медной фольгой.
8. С помощью вакуумного прессования законченные слои наслаивают друг на друга.
9. Формируют рисунок и схему внешних слоев.
10. Нанесение паяльной маски и окончательная обработка.

Этот процесс схематически представлен на рис. 12.

Технология FACT-EV

Это современная химическая технология травления переходов в виде штырьков, которая была разработана японской компанией Fujikiko [17–19]. Как и в случае технологии SSP, переходом является штырек с медным покрытием. Процесс использует стандартную сухую пленку фоторезиста для формирования штырьков и жидкий диэлектрик для нанесения тонкого слоя на металлизированные штырьки. Однако в отличие от технологии SSP данный процесс выполняется последовательно, и каждые два комплекта слоев обрабатываются на предшествующих слоях. Схема процесса представлена на рис. 13.

Технология PPB

Технология PPB (наслоение подложки), разработанная компанией CMK, — обычный процесс последовательного наслаивания, использующий просверленные лазером переходы, аналогично «классическому» процессу. Схемы на рис. 14 показывают две структуры: обычную, составленную по схеме 2+4+2, и современную, составленную штабелем по схеме 3+2+3.

Заполнение проводящего перехода

В следующей группе HDI-технологий для формирования переходных соединений используются металлические медные пасты или медные столбики. В таблице представлены эти альтернативы меднению для формирования IVH-соединений.

Технология OrmeLink

Процесс последовательного наслаивания и процесс спекания проводящих паст, названный фирмой Ormet как OrmeLink, аналогичны процессу, использующему проводящую пасту, но отличаются тем, что эта заполняющая переход органометаллическая паста из меди и олова спекается в сплав, образующий твердый переход.

С помощью OrmeLink соединялись до четырех пар слоев (восемь металлических слоев).

Структура Ormet составлялась из полиимидных или FR-4 пар слоев. Для получения жесткой сердцевины или распределителя тепла могут быть смешаны различные материалы. В качестве проводящей пасты используются чернила TLPS на основе смеси меди и олова. Эта структура показана на рис. 15. На рис. 16 представлено поперечное сечение двух законченных схем со сформированными лазером переходами в полиимидных парах слоев с твердыми переходами, соединяющими пары слоев и внутрислойные сердцевины из FR-4.

Процесс изготовления представлен на рис. 17. Микропереходы формируются лазером или перфорируются в клейком полиимиде, а затем заполняются пастой. С помощью этой структуры теперь можно брать пары из любых процессов и посредством спекания превращать их в многослойную структуру. Проводящую пасту TLPS необходимо спекать в конденсате паров фторуглерода при

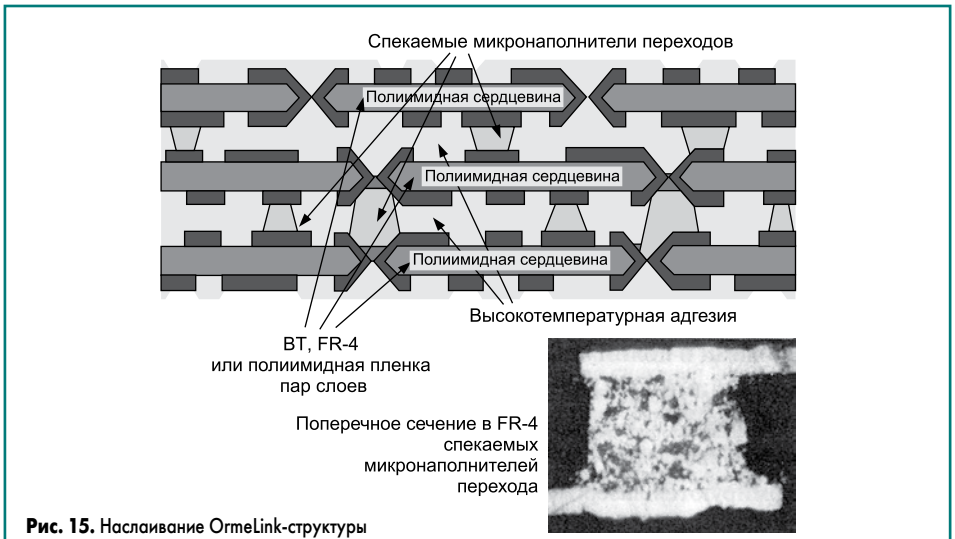


Рис. 15. Наслаивание OrmeLink-структуры

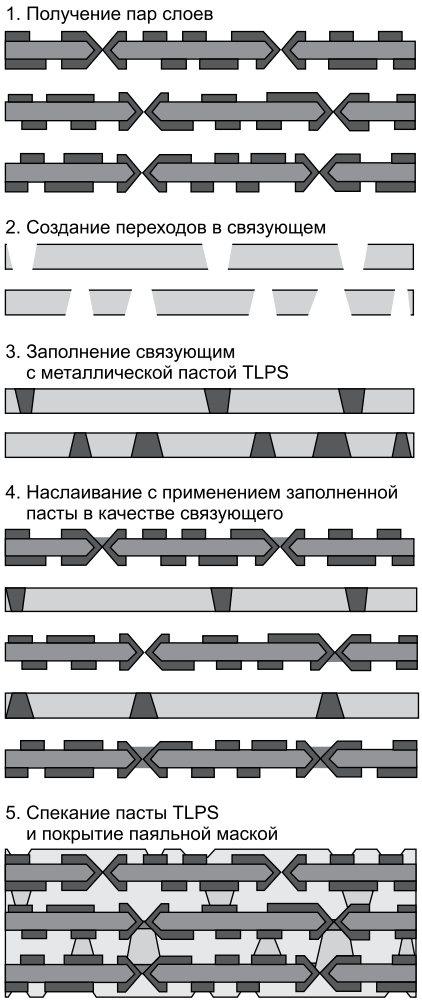


Рис. 16. Микрошлифы со структуры трехслойных пар с просверленными лазером переходами, заполненные спекаемой пастой TLPS

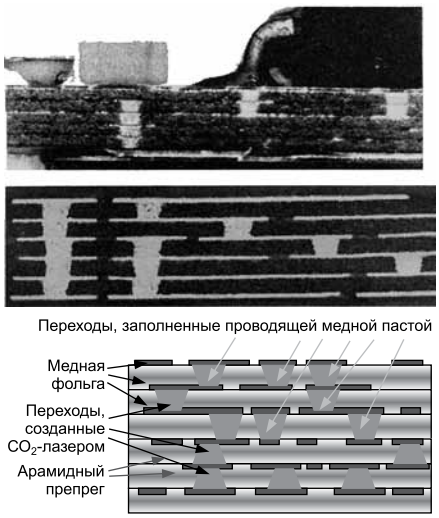


Рис. 17. Схема процесса изготовления многослойной структуры по технологии OrmeLink

+215 °C в течение 2 мин. Затем эта структура дополнительно отверждается в печи в течение 40 мин при +175 °C.

Процесс ALIVH

Процесс ALIVH разрабатывался в течение многих лет компанией Matsushita Components (г. Осака, Япония). По этому процессу все элементы формируются субтрактивным методом из фольги. Однако процесс наращивания не является последовательным, а использует заранее изготовленные пары слоев с переходами, заполненными медной пастой. На рис. 18 показана структура, получаемая таким образом, а на рис. 19 представлена схема изготовления.

В современном процессе ALIVH-FB (рис. 20) создается возможность разнообразия монтажа

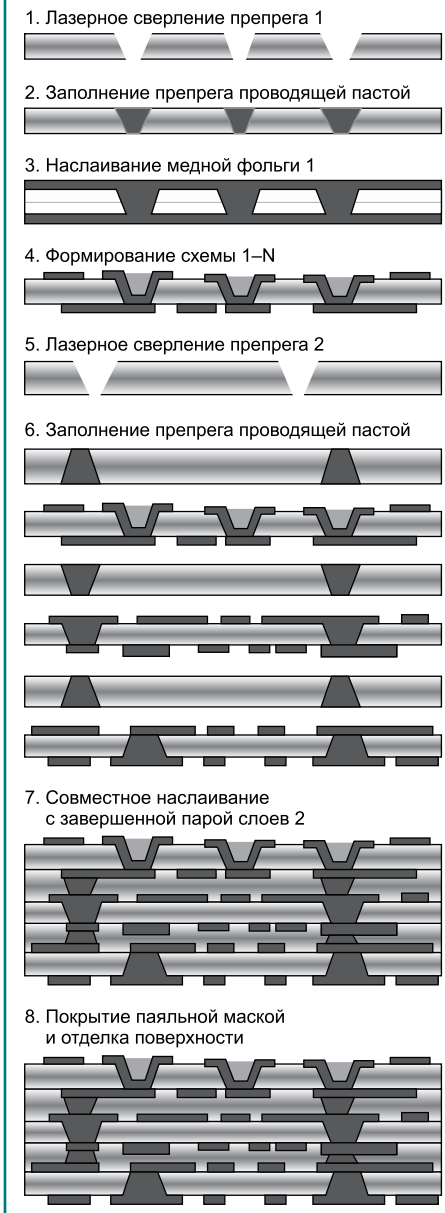


Рис. 18. Многослойная структура ALIVH

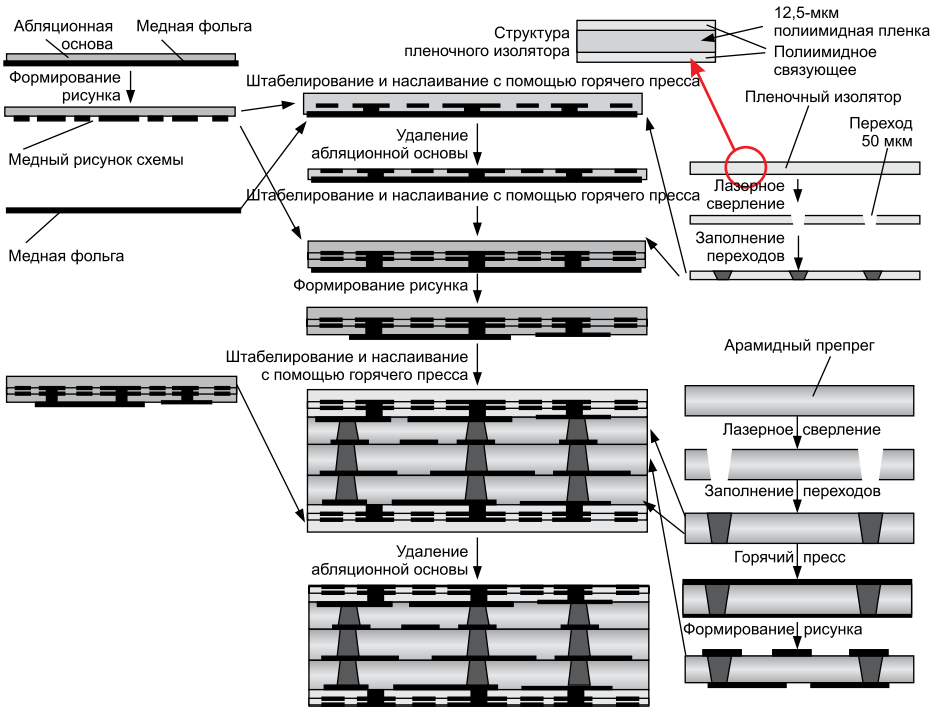


Рис. 19. Схема изготовления HDI-структур по технологии ALIVH

компонентов: методом flip-chip и проволочной термокомпрессией.

MSF-технология

MSF-технология, разработанная компанией Shinko, использует сверление RCC-материала лазером с последующим заполнением отверстий проводящей пастой. На рис. 21 представлена типичная последовательность этапов изготовления HDI-структур по данной технологии.

Платы PALAP

Платы PALAP имеют термопластический полимер в качестве базового материала, поэтому здесь предусмотрено повторное использование сырья, при котором полимер отделяют и вновь пускают в работу. Считается, что в этом состоит решение экологических проблем при утилизации автомобилей. По крайней мере так считают японские фирмы, изготавливающие автомобильную электронику,— Denso, Walko Corporation, Airex, Kyosha Noda Screen, O.K. Print. В качестве пластика

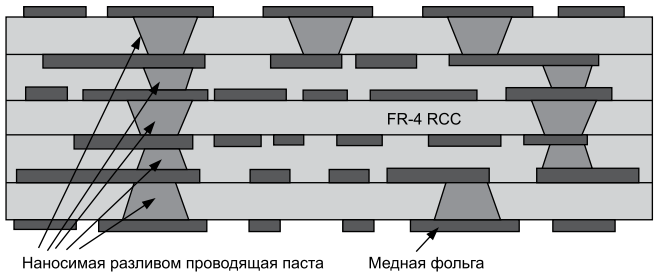


Рис. 20. Схема процесса изготовления многослойной подложки по технологии ALIVH-FB

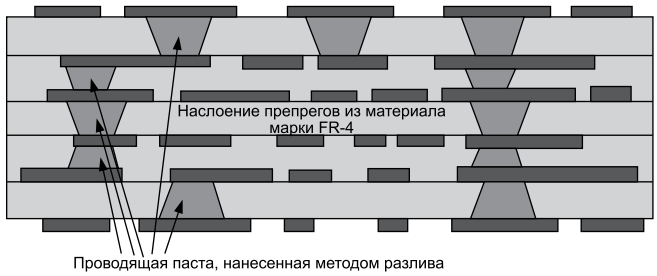


Рис. 22. Последовательность шагов процесса изготовления многослойной подложки по технологии PALAP

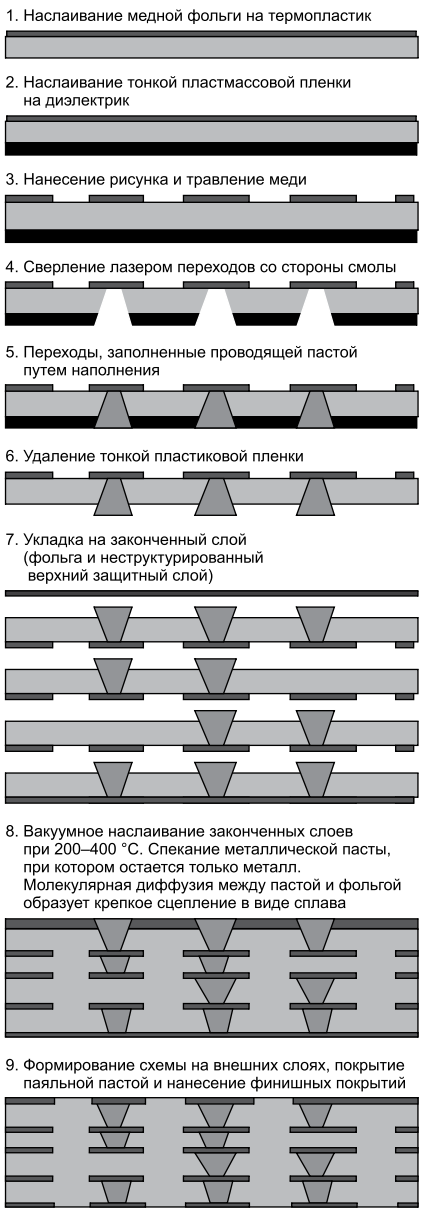


Рис. 21. Последовательность шагов MSF-процесса изготовления многослойной подложки

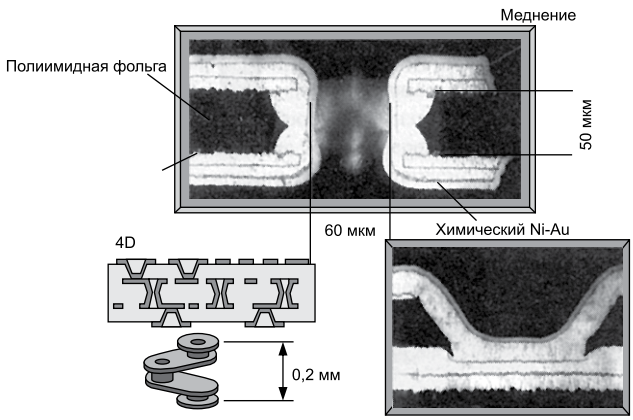


Рис. 23. Последовательность шагов процесса изготовления многослойной подложки VIL

Таблица 1. Альтернативные технологии HDI-структур

Изготовитель	Торговая марка	Процесс	Металлизация
Dyconex	DYCOre	Травление меди	Протравленные медные столбики
Ormet	OrmeLink	Лазер, плазма или фотодиэлектрик	Органометаллическая паста из Cu и Sn
Matsushita Comp.	ALIVH	Лазер	Частицы меди в эпоксидной смоле
Toshiba	Bbit	Замещение изоляции	Паста из серебра и эпоксидной смолы
Parelec	PARMOD	Сверление, лазер или фотодиэлектрик	Разложение органометаллической пасты, Cu или Ag
Namics	Unimec	Перфорация, сверление	Пасты с частицами серебра, палладия и меди
North Corp.	NMBI NMTI (Neo-Manhattan)	Проявление и травление	Протравленные медные столбики
Denso	PALUP	Лазер	Органометаллическая паста с Cu
Ibiden	SSP	Лазер	Плакированные медные столбики
Fujikiko	FACT-EV	Фотообработка	Плакированные медные штырьки

применяется полиэфиркетон или новый пластик, названный PAL-CLAD, который имеет хорошую нагревостойкость и низкий уровень потерь. Однородность материала создает хорошие условия для устойчивости лазерного сверления. При прессовании слоев используется термопластичность материала. В остальном технология содержит традиционные операции, как показано на рис. 22.

Технология VIL

Технология VIL категории HDI создана японской компанией Victor. Она использует для препрега материалы марки FR-4, которые сверлятся лазером и последовательно наслаиваются после заполнения переходов проводящей пастой. На рис. 23 представлена типичная последовательность этапов изготовления этой HDI-технологии.

Окончание следует

Литература

1. Медведев А. Технологии выполнения переходов в платах HDI // Технологии в электронной промышленности. 2012. № 7.
2. Sakamoto, Kazunori, Yoshida, Shingo, Fukuoka, Kazuyoshi and Andô, Daizo. The Evolution and Continuing Development of ALIVH High-Density Printed Wiring Board. Paper presented at IPC Expo 2010; featured in CircuiTree, May 2010.
3. http://www.nikkeibp.com/nea/nov99/tech
4. Microvia Substrates: An Enabling Technology for Minimalist Packaging 1998–2008. BPA Group, Ltd., 1999.
5. Tsukada Y. et al. Surface Laminar Circuit and Flip Chip Attach Packaging. Proc. 7th IMC, 2002.
6. Tsukada Y. Introduction to Build-Up Printed Wiring Board (in Japanese). Nikkan Kogyo Shinbun, Tokyo, 2008.
7. Holden H. Special Construction Printed Wiring Boards. Printed Circuit Handbook, 4th ed., Clyde F. Coombs, Jr. (ed.), McGraw-Hill, 2005. Chap. 4.
8. Takahashi A. Thin Film Laminated Multilayer Wiring Substrate. JIPC Proceeding, Vol. 11, No. 7, November 2006.
9. Shiraishi, Kazuoki. Any Layer IVH Multilayer Printed Wiring Board. JIPC Proceeding. 2006. Vol. 11, No. 7, November.
10. Fukuoka Y. New High Density Printed Wiring Board Technology Named B2it. JIPC Proceeding. 2006. Vol. 11, No. 7, November.

11. Назаров Е. Будущее нашей электроники — планарный внутренний монтаж // Технологии в электронной промышленности. 2010. № 1.
12. Apol T. Directional Plasma Etching — Straight Sidewalls, No Undercut. PC Fabrication. 2007. Vol. 20, No.12, December.
13. Tsuyama K. et al. New Multi-Layer Boards Incorporating IVH: HITAVIA. Hitachi Chemical Technical Report. 1995. No. 24 (1995-1).
14. Галецкий Ф., Лейтас И., Петров Л. Разработка технологии изготовления высокоплотных СВЧ многослойных печатных плат // Производство электроники: технологии, оборудование, материалы. 2008. № 8.
15. Ватанабе Р. Замечательная идея от фирмы Samsung // Технологии в электронной промышленности. 2005. № 4.
16. **http://tok-pr.com**
17. C. F. Coombs. Printed Circuits Handdook // The McGraw-Hill Companies. 2008.
18. Holden H. Micro-Via Printed Wiring Boards: The Challenges of the Next Generation of Substrates and Packages. Future Circuits International. 2007. Vol. 1.
19. Bogatin E. Signal Integrity and HDI Substrates. Board Authority. 2009. Vol. 1, No. 2, June — **www.Megatest.com**
20. Erben C. New Materials in Optoelectronics: Advantages and Challenges for Polymers. Second Optoelectronics Packaging Workshop, Austin, TX. 2011. August 21–22.
21. Schroder H. Photonic and Optical Wiring — Advantages and Challenges for Polymers. Second Optoelectronics Packaging Workshop, Austin, TX. 2011. August 21–22.
22. Watsun J. Chip-to-Chip Optical Interconnec-Optical Pipedream? First Optoelectronics Packaging Workshop, Austin, TX. 2011. February 21–22.
23. Griese E. Optical Interconnection Technology for PCB Applications.PCB Fab. 2012. June.
24. Griese E., Himmler. A., Klimke K., Koske A., Kropp J.-R., Lehmacher S., Neyer, A. and Süllau W. Self-Ligned Coupling of Optical Transmitter and Receiver Modules to Board-Integrated Multimode Waveguides. Micro- and Nano-Optics for Optical Interconnection and Information Processing, Proceedings of SPIE. 2011. Vol. 4455, M.
25. Griese E. A High-Performance Hybrid Electrical-Optical Interconnection Technology for High-Speed Electronic Systems. IEEE Transactions Advanced Packaging. 2011. Vol. 24, No. 3, August.
26. Krabe D. and Scheel W. Optical Interconnects by Hot Embossing for Module and PCB technology: The EOCB Approach. Proceedings of 49th Electronics Components & Technology Conference. 2009. June.
27. Krabe D., Ebling F., Arndt-Staufenbiel N., Lang G. and Scheel W. New Technology for Electrical / Optical Systems on Module and Board Level: The EOCB Approach. Proceedings of 50th Electronics Components & Technology Conference. 2010. May.